



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0105771
(43) 공개일자 2012년09월26일

(51) 국제특허분류(Int. Cl.)

H01L 27/115 (2006.01) H01L 21/8247

(2006.01)

(21) 출원번호 10-2011-0023408

(22) 출원일자 2011년03월16일

심사청구일자 2011년03월16일

(71) 출원인

광주과학기술원

광주광역시 북구 첨단과기로 123 (오룡동)

(72) 발명자

황현상

광주광역시 북구 첨단과기로 123, 신소재공학과
(오룡동, 광주과학기술원)

이우태

광주광역시 북구 첨단과기로 123, 신소재공학과
(오룡동, 광주과학기술원)

(74) 대리인

특허법인이상

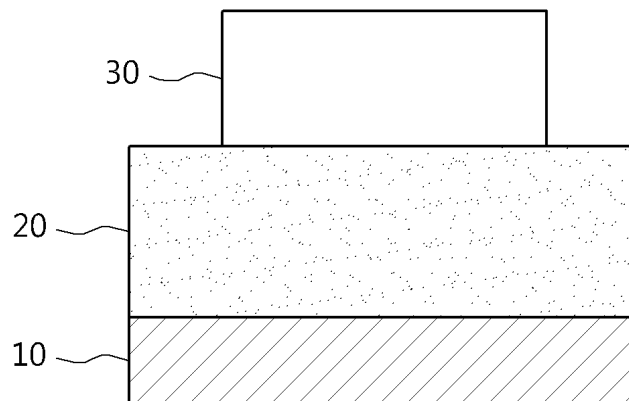
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 그래핀을 이용한 저항 변화 메모리 소자 및 이의 동작방법

(57) 요약

그래핀을 이용한 저항 변화 메모리 소자 및 이의 동작방법이 개시된다. 본 발명에 의한 그래핀을 이용한 저항 변화 메모리 소자는 그래핀층과 산화물층 사이의 산화/환원 반응을 이용함으로써 소자의 면적에 관계없이 균일한 전기적 특성을 가지며, 고온에서도 리텐션(retention)특성이 우수하다. 또한, 그래핀을 이용한 저항 변화 메모리 소자의 동작방법은 상기 반응에 의한 소자의 저항 변화를 이용하여 별도의 포밍 과정 없이도 간단하고 용이하게 소자의 스위칭이 가능하다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업
과제고유번호 GM03780
부처명 지식경제부
연구사업명 산업기술개발사업
연구과제명 고집적 ReRAM 소자개발(1/2)
주관기관 광주과학기술원
연구기간 2009.08.01 ~ 2010.07.31

특허청구의 범위

청구항 1

하부 전극;

상기 하부 전극 상에 위치하는 산화물층; 및

상기 산화물층 상에 위치하는 상부 전극을 포함하여 구성되되,

상기 상부 전극은 그래핀층으로 형성된 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 2

제 1 항에 있어서,

상기 그래핀층은 상기 산화물층으로부터 이동된 산소 이온과의 결합에 의해 저항변화가 발생하는 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 3

제 2 항에 있어서,

상기 산화물층과 상기 산소 이온과의 결합에 의해 상기 그래핀층과 상기 산화물층 계면에는 그래핀 산화물층이 형성되는 것을 특징으로 하는 저항 변화 메모리 소자.

청구항 4

제 1 항에 있어서,

상기 하부 전극은 Pt, Ru, Al, Ir, W, Cu를 포함하는 금속 계열 또는 그래핀 중에서 선택되는 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 5

제 1 항에 있어서,

상기 산화물층의 두께는 20nm 내지 60nm인 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 6

제 1 항에 있어서,

상기 산화물층은 2원계 금속산화물 계열 또는 페로브스카이트막 중에서 선택되는 적어도 하나인 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 7

제 6 항에 있어서,

상기 2원계 금속산화물 계열은 TiO₂, NiO, HfO₂, SiO₂, ZrO₂, Al₂O₃, Y₂O₃, Ta₂O₅, Nb₂O₅를 포함하는 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 8

제 6 항에 있어서,

상기 페로브스카이트막은 SrTiO₃, Nb가 도핑된 SrTiO₃, Cr이 도핑된 SrTiO₃, BaTiO₃, LaMnO₃, SrMnO₃, PrTiO₃를 포함하는 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 9

제 6 항에 있어서,

상기 페로브스카이트막은 $Pr_{1-x}Ca_xMnO_3(0 \leq x \leq 1)$, $La_{1-x}Ca_xMnO_3(0 \leq x \leq 1)$ 을 포함하는 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 10

제 1 항에 있어서,

상기 상부 전극은 수직의 그래핀층인 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자.

청구항 11

하부 전극, 상기 하부 전극 상에 형성된 산화물층, 상기 산화물층 상에 형성된 그래핀층을 구비하는 것을 특징으로 하는 메모리 소자를 제공하는 단계;

상기 그래핀층에 양의 전압을 인가하여 상기 그래핀층의 하부와 상기 산화물층의 계면에 그래핀 산화물을 생성시켜 상기 메모리 소자를 고저항 상태로 프로그래밍하는 단계; 및

상기 그래핀층에 음의 전압을 인가하여 상기 그래핀 산화물을 환원시켜 상기 메모리 소자를 저저항 상태로 프로그래밍하는 단계를 포함하는 그래핀을 이용한 저항 변화 메모리 소자의 동작 방법.

청구항 12

제 11 항에 있어서,

상기 저저항 상태로 프로그래밍하는 단계는 포밍 과정을 거치지 않는 것을 특징으로 하는 그래핀을 이용한 저항 변화 메모리 소자의 동작 방법.

명세서

기술분야

[0001] 본 발명은 그래핀을 이용한 저항 변화 메모리 소자와 이의 동작방법에 관한 것으로, 보다 상세하게는 그래핀층을 상부 전극으로 활용한 비휘발성 저항 변화 메모리 소자 및 상기 그래핀층과 산화물층의 계면에서 발생하는 산화/환원 반응으로 인하여 소자의 저항이 변화되는 특성을 이용한 저항 변화 메모리의 소자의 동작방법에 관한 것이다.

배경기술

[0002] 비휘발성 메모리 소자 중 하나인 저항 변화 메모리 소자는 인가되는 바이어스에 따라 저항이 급격히 변화하여 적어도 서로 다른 두 저항 상태를 스위칭할 수 있는 물질을 이용하는 소자이다. 최근 그 구조의 단순성, 낮은 전력 소비, 빠른 스위칭 시간, 제조 공정의 용이성으로 인하여 차세대 비휘발성 메모리 소자로 각광받고 있다.

[0003] 상기 저항 변화 메모리 소자는 금속 전극 사이에 절연막이 개재된 MIM(Metal-Insulator-metal)구조를 가지며, 상기 절연막에서 나타나는 저항 변화를 이용하여 스위칭된다.

[0004] 이러한 스위칭의 메커니즘 중 하나인 전도성 필라멘트 모델(conductive filament model)의 경우, 먼저 MIM 구조의 저항 변화 메모리 소자에 전압을 인가하여 특정 전압에서 절연막의 Soft-Breakdown을 유발시킴으로써 상기 절연막을 통하여 전류가 잘 흐르는 저저항 상태(Low Resistance State, LRS)로 만드는데, 이를 포밍(forming)과정이라 한다. 상기 포밍 과정을 거친 저항 변화 메모리는 인가되는 전압의 변화에 따라 리셋(reset)과정과 셋(set)과정을 통하여 각각 고저항 상태와 저저항 상태를 만들 수 있으며, 상기과 같은 저항의 스위칭 특성을 이용하여 메모리 소자가 동작한다.

[0005] 상기 전도성 필라멘트 모델(conductive filament model)의 스위칭 메커니즘을 따르는 저항 변화 메모리 소자의 경우, 온/오프 저항비가 크고, 빠른 속도로 동작하는 장점이 있으나, 대부분의 경우에 포밍(forming)과정을 거쳐야 하는 문제점이 있어 그 실용화에 장애가 되고 있다.

[0006] 이를 해결하기 위하여 포밍 과정이 없이도 동작할 수 있는 저항 변화 메모리 소자에 대한 기술이 대한민국 등록특허 제10-0722853호에 개시되어 있다.

[0007] 그러나 이는 열처리를 복수회 반복하여 절연막을 적층하는 방법에 의하기 때문에 제조공정이 복잡하고 비용이 증가하는 문제점이 있다.

[0008] 한편, 그래핀은 2004년에 발견된 새로운 2차원 탄소물질로써, 탄소 원자 한 층으로 형성된 벌집구조의 2차원 박막이다. 상기 그래핀에 관한 연구는 현재까지 학계에서 활발하게 진행되어 오고 있으며, 최근 그래핀의 전기적 특성에 관하여 다양한 연구 결과들이 발표되었다. 그래핀은 높은 광학적 투명도, 뛰어난 신축성 및 유연성, 낮은 면저항값을 가져, 반도체 및 디스플레이 분야에서 각광받고 있으며, 태양전지, 트랜지스터, 발광 소자 등 이를 이용하여 새로운 소자를 제작하는 연구가 진행되고 있다.

발명의 내용

해결하려는 과제

[0009] 이에 본 발명의 제 1 목적은 그래핀층을 상부 전극으로 활용함으로써 온/오프 저항비가 크고, 고온 리텐션(retention)특성이 우수한 그래핀을 이용한 저항 변화 메모리 소자를 제공하는 데 있다.

[0010] 또한 본 발명의 제 2 목적은 그래핀층과 산화물층의 계면에서 발생하는 산화/환원 반응으로 소자의 저항을 변화시킴으로써 별도의 포밍 과정 없이 소자를 스위칭할 수 있는 그래핀을 이용한 저항 변화 메모리 소자의 동작방법을 제공하는 데 있다.

과제의 해결 수단

[0011] 상기의 제 1 목적을 달성하기 위한 본 발명은, 하부 전극, 상기 하부 전극 상에 위치하는 산화물층 및 상기 산화물층 상에 위치하는 상부 전극을 포함하여 구성되며, 상기 상부 전극은 그래핀층으로 형성된 것을 특징으로 한다.

[0012] 또한, 상기의 제 2 목적을 달성하기 위한 본 발명은, 하부 전극, 상기 하부 전극 상에 형성된 산화물층, 상기 산화물층 상에 형성된 그래핀층을 구비하는 것을 특징으로 하는 메모리 소자를 제공하는 단계, 상기 그래핀층에 양의 전압을 인가하여 상기 그래핀층의 하부와 상기 산화물층의 계면에 그래핀 산화물을 생성시켜 상기 메모리 소자를 고저항 상태로 프로그래밍하는 단계 및 상기 그래핀층에 음의 전압을 인가하여 상기 그래핀 산화물을 환원시켜 상기 메모리 소자를 저저항 상태로 프로그래밍하는 단계를 포함하는 것을 특징으로 한다.

발명의 효과

[0013] 본 발명에 의한 그래핀을 이용한 저항 변화 메모리 소자는 그래핀층과 산화물층 사이의 산화/환원 반응을 이용함으로써 소자의 면적을 감소시키는 경우에도 균일한 전기적 특성을 가지며, 고온 리텐션(retention)특성이 우수한 효과가 있다.

[0014] 또한, 그래핀을 이용한 저항 변화 메모리 소자의 동작방법은 상기 반응에 의한 소자의 저항 변화를 이용하여 별도의 포밍 과정 없이도 간단하고 용이하게 소자의 동작이 가능한 효과가 있다.

도면의 간단한 설명

- [0015] 도 1 은 상부 전극으로 그래핀층을 형성한 저항 변화 메모리 소자를 도식화한 도면이다.
- 도 2a 및 도 2b는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 동작방법을 설명하기 위한 단면도들이다.
- 도 3a 는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 전류-전압 특성을 나타낸 그래프이다.
- 도 3b는 비교예로서, Pt를 상부 전극으로 이용한 저항 변화 메모리 소자의 전류-전압 특성을 나타낸 그래프이다.
- 도 4 는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 스위칭 사이클에 따른 전류값의 변화를 나타내는 그래프이다.
- 도 5 는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 시간에 따른 전류값의 변화를 나타내는 그

래프이다.

도 6 은 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 면적 변화에 따른 저항 상태의 변화를 나타낸 그래프이다.

도 7a 는 전압을 인가하기 전, 초기 상태(pristine)의 그래핀층의 특성을 나타낸 라만 스펙트럼이다.

도 7b는 저저항 상태(LRS) 및 고저항 상태(HRS) 상태에서 그래핀층의 특성을 비교한 라만 스펙트럼이다.

도 7c는 전압 인가 전의 초기 상태(pristine), 저저항 상태(LRS) 및 고저항 상태(HRS) 에서 G 피크의 위치, D피크와 G피크의 강도 비(intensity ratio, I(D)/I(G))를 비교한 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.
- [0017] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0018] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.
- [0019] 도 1 은 상부 전극으로 그래핀층을 형성한 저항 변화 메모리 소자를 도식화한 도면이다.
- [0020] 도 1 을 참조하면, 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자는 하부 전극(10), 상기 하부 전극(10) 상에 순차적으로 형성된 산화물층(20) 및 상부 전극인 그래핀층(30)을 포함하는 구조를 가진다.
- [0021] 상기 구조는 기판(미도시) 상에 형성된다. 상기 기판은 통상의 반도체 메모리 소자에 적용되는 것이라면 어느 것이나 가능하며, 실리콘 기판 또는 실리콘 기판 상에 실리콘 산화물이 형성된 특정의 막질과 기판의 조합일 수 있다.
- [0022] 상기 기판 상에 형성되는 하부 전극(10)은 Pt, Ru, Al, Ir, W, Cu를 포함하는 금속 계열 또는 그래핀 중에서 선택되는 것이 바람직하다.
- [0023] 또한, 하부 전극(10) 상에 형성되는 산화물층(20)은 저항 스위칭 특성을 나타내는 다양한 물질들 중에서 선택될 수 있다. 특히, 상부 전극을 형성하는 물질과의 관계에서 반응성이 좋아 쉽게 산화될 수 있는 물질을 선택하는 것이 바람직하다.
- [0024] 예컨대, 상기 산화물층(20)은 2원계 금속산화물 계열 또는 페로브스카이트막 일 수 있다. 상기 2원계 금속산화물 계열은 TiO₂, NiO, HfO₂, SiO₂, ZrO₂, Al₂O₃, Y₂O₃, Ta₂O₅, Nb₂O₅를 포함할 수 있으며, 페로브스카이트막은 SrTiO₃, Nb가 도핑된 SrTiO₃, Cr이 도핑된 SrTiO₃, BaTiO₃, LaMnO₃, SrMnO₃, PrTiO₃를 포함할 수 있다. 또한 Pr_{1-x}Ca_xMnO₃(0≤x≤1), La_{1-x}Ca_xMnO₃(0≤x≤1)을 포함할 수 있다.
- [0025] 또한 이 때, 상기 산화물층(20)의 두께는 20nm 내지 60nm인 것이 바람직한 바, 20nm 미만의 두께에서는 동작 전압이 불안정해지는 문제가 발생하고, 이와는 반대로 60nm을 초과하는 경우 동작 전압의 과도한 증가에 따른 소모 전력의 증가 및 동작 불량의 문제가 발생할 수 있다.
- [0026] 상기 산화물층(20)은 스퍼터링법(sputtering), 펄스레이저 증착법(PLD), 분자선 에피택시 증착법(MBE), 또는 화학기상증착법(CVD)등을 사용하여 형성할 수 있다.
- [0027] 상기 산화물층(20) 상에 형성되는 그래핀층(30)은 상부 전극을 구성한다. 상기 그래핀층(30)은 다양한 방법으로 산화물층(20) 상에 형성될 수 있으며, 예컨대, PDMS(polydimethylsiloxane) 또는 PMMA(polymethylmethacrylate) 등을 지지체로 활용하여 그래핀이 성장된 촉매층을 식각하는 방법으로 형성할 수 있다.
- [0028] 상기 그래핀층(30)은 산화물층(20)과의 계면에서의 반응을 위하여 다수결점으로 형성되어 있는 것이

바람직하다. 그래핀은 탄소로만 구성되어 있으므로, 산소족 원소들과의 산화/환원 반응을 통하여 카르복시기(carboxyl), 수산기(hydroxyls) 등 다양한 화학적 기능기를 도입할 수 있으며, 이에 따라 구조 및 전기적 성질이 변화하는 특성을 가진다. 즉, 그래핀이 산소에 의해 산화됨으로써 생성되는 그래핀 산화물은 산소가 유도하는 결함들(defects)과 무질서함(disorder)으로 인하여 높은 절연성을 가지게 된다.

[0029] 예컨대, 저항변화를 주도하는 산화물층(20)에 포함된 산소 이온의 이동에 의해 그래핀층(30)의 하부가 산화되고, 산화된 그래핀층(30)은 고저항 상태를 유지한다. 즉, 상부 전극의 역할을 하는 그래핀층(30)과 산화물층(20)의 계면에는 그래핀-산소의 결합에 의한 그래핀 산화물층(30a)이 형성되며, 이를 통해 저항변화가 발생한다.

[0030] [제조예]

[0031] SiO₂/Si 기판 상에 하부 전극으로 Pt막을 형성한 후, 상기 Pt 막 상에 60nm 두께의 PCMO층을 형성하였다. PCMO층은 PCMO 내 산소 이온과 반응성이 있는 금속(Reactive metal), 예컨대, Al, Ti 과의 산화/환원 반응으로 인하여 우수한 저항 스위칭 특성을 위해 사용되는 물질 중 하나이다. 상기 PCMO층은 450℃의 온도 조건에서 RF 스퍼터링법을 이용하여 증착하였다. 이후, 상기 PCMO층 상에 그래핀층을 형성하였다. 상기 그래핀층은 니켈층을 촉매층으로 하여 CVD법에 의하여 제조되었다.

[0032] 이후, 순차적으로 적층된 PCMO/Pt/SiO₂/Si 구조에서 상기 제조된 그래핀층을 FeCl₃ 용액에 침지시켜 식각함으로써 촉매층인 니켈층을 분리하고 상기 PCMO/Pt/SiO₂/Si가 순차적으로 적층된 구조의 PCMO층 상에 전사시켰다. 그 후 상부 전극 영역에 에칭마스크로서 포토레지스트를 도포한 후, 산소 플라즈마 에칭법으로 패터닝하여 본 발명의 저항 변화 메모리 소자를 제조하였다.

[0033] 도 2a 및 도 2b는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 동작방법을 설명하기 위한 단면도들이다.

[0034] 도 2a를 참조하면, 하부전극(10)에 기준(ground) 전압을 인가하고 상부전극인 그래핀층(30)에 양(+)의 전압을 인가하면 상기 산화물층(20)의 산소 이온(O²⁻)이 상기 그래핀층(30)으로 이동한다. 이에 따라 상기 그래핀층(30)과 산화물층(20)과의 계면에서 그래핀이 산화되어 그래핀 산화물층(30a)을 형성함으로써 소자의 전체 저항이 증가하여 고저항 상태(High Resistance State;HRS) 즉, 리셋(reset) 상태가 된다.

[0035] 도 2b를 참조하면, 하부전극(10)에 기준(ground)전압을 인가하고, 상부전극인 그래핀층(30)에 음(-)의 전압을 인가하면 산소 이온(O²⁻)은 상기 그래핀층(30)과 산화물층(20)과의 계면에서 형성된 그래핀 산화물층(30a)으로부터 이탈한다. 이에 따라 그래핀 산화물층(30a)은 다시 환원되어 소멸되고, 소자는 저저항 상태(Low Resistance State;LRS), 즉 셋(set)상태가 된다.

[0036] 도 3a 는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 전류-전압 특성을 나타낸 그래프이다.

[0037] 정전 파괴(electrical breakdown)를 예방하기 위하여 인가하는 전압의 크기는 -5V 내지 5V의 범위로 제한하였으며, 전압은 (1)→(2)→(3)→(4) 방향을 따라 변화시킨다.

[0038] 도 3a를 참조하면, 상부 전극인 그래핀층에 양(+)의 전압을 인가하면 산화물층의 산소 이온(O²⁻)이 그래핀층과의 계면으로 이동하여 그래핀 산화물층을 형성함으로써, 소자는 고저항 상태가 된다. 그 후, 상기 상부 전극인 그래핀층에 인가되는 전압이 감소하면 전류는 (2) 방향을 따라 감소한다.

[0039] 한편, 상부 전극인 그래핀층에 음(-)의 전압을 인가하면 산소 이온(O²⁻)은 상기 그래핀층과 산화물층 사이의 계면으로부터 상기 산화물층으로 이동함으로써 그래핀 산화물층은 그래핀층으로 다시 환원된다. 따라서 전류는 (3)방향을 따라 증가하고, 소자는 저저항 상태가 된다. 그 후, 상기 상부전극에 인가되는 전압이 감소하면 전류는 (4) 방향을 따라 감소한다. 즉, 인가되는 전압에 따라 소자의 저항이 변화하는 저항 스위칭 특성이 나타난다.

[0040] 도 3b는 비교예로서, 상기의 저항 스위칭 특성에 상부 전극이 미치는 영향을 확인하기 위하여 Pt막을 상부 전극으로 이용한 저항 변화 메모리 소자의 전류-전압 특성을 나타낸 그래프이다.

[0041] 도 3b를 참조하면, 상부 전극을 그래핀층으로 형성한 도 3a의 경우와는 달리-5V 내지 5V의 인가된 전압의 범

위에서 인가되는 전압에 따라 저항이 변화하지 않음을 확인할 수 있다.

- [0042] 이는, 산화물층의 Soft-Breakdown을 유발시킴으로써 상기 산화물층을 통하여 전류가 잘 흐르는 저저항 상태로 만드는 포밍 과정이 일어날 수 있는 전압에 도달하지 않았기 때문이다. 또한, 그래핀 층과 달리 비활성 금속인 Pt의 경우에는 산소 이온(O^{2-})과 반응이 거의 일어나지 않기 때문이다. 따라서 Pt가 상부 전극인 경우, 전압에 따라 저항 변화 특성이 나타나지 않으며, PCMO 박막 자체의 특성인 비선형(Non-linear)적인 전류-전압 커브를 보이게 된다.
- [0043] 따라서, 상기의 비교예를 통하여 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자는 포밍 과정이 없이도 저항 스위칭 특성이 일어남을 알 수 있다.
- [0044] 도 4 는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 스위칭 사이클에 따른 고저항 상태(HRS)와 저저항 상태(LRS)에서의 전류값을 나타내는 그래프이다. 측정 조건은 셋 전압 -6V, 리셋 전압 6V을 펄스 폭 10 μ s의 간격으로 인가하였다. 이 때의 읽기 전압은 1V이다.
- [0045] 도 4 를 참조하면, 스위칭 동작을 1000회까지 반복하였을 때, 고저항 상태(HRS)와 저저항 상태(LRS)의 전류값이 거의 일정하게 유지됨을 확인할 수 있다. 이를 통하여 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자는 펄스 내구성(pulse endurance)이 뛰어남을 알 수 있다.
- [0046] 도 5 는 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 시간에 따른 전류값의 변화를 나타내는 그래프이다. 측정 조건은 온도 85 $^{\circ}$ C, 읽기 전압 1V이다.
- [0047] 도 5 를 참조하면, 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 저저항 상태(LRS)와 고저항 상태(HRS)에서의 전류값은 비교적 고온인 85 $^{\circ}$ C에서 10000초에 이르기까지 거의 일정하게 유지됨을 확인할 수 있다. 따라서, 상기 저저항 상태(LRS)와 고저항 상태(HRS)의 저항값의 차이가 일정하며, 큰 저항비를 가져 고온에서도 리텐션(retention) 특성이 우수함을 알 수 있다.
- [0048] 도 6 은 본 발명에 따른 그래핀을 이용한 저항 변화 메모리 소자의 면적 변화에 따른 저항 상태의 변화를 나타낸 그래프이다.
- [0049] 도 6 을 참조하면, 소자의 면적이 증가함에 따라, 저저항 상태(LRS)의 저항과 고저항 상태(HRS)의 저항은 모두 감소한다. 이를 전도성 필라멘트 모델의 스위칭 메커니즘을 갖는 저항 변화 메모리 소자의 경우와 비교하면, 저항 변화를 일으키는 전도성 필라멘트의 경로(conducting filament paths)가 국소적으로 형성되기 때문에 저저항 상태에서 소자 면적에 따른 저항 감소폭이 무시할 수 있을 정도로 작다. 이로부터 그래핀층과 산화물층 사이의 계면으로부터 일어나는 산화/환원 반응이 국부적이지 않고 모든 면적에서 균일하게 발생함을 알 수 있다. 이는 소자의 면적과 관계없이 균일한 전기적 특성을 확보할 수 있음을 의미한다.
- [0050] 한편, 도 7a, 7b, 7c는 저항 스위칭 특성이 일어나기 전, 후의 그래핀의 특성을 나타낸 라만 스펙트럼이다.
- [0051] 도 7a 는 전압을 인가하기 전, 초기 상태(pristine)의 그래핀층의 특성을 나타낸 라만 스펙트럼이다. 입사광은 514nm의 Ar laser를 사용하였다.
- [0052] 도 7a를 참조하면, D 피크가 G 피크보다 낮은 것을 확인할 수 있으며, 이를 통하여 그래핀층의 결함 및 무질서함(disorder)이 작음을 알 수 있다. 또한, 초기 상태의 그래핀층의 면저항은 비저항 측정 방법의 하나인 Van der Pauw법을 통하여 측정하면 약 700 Ω/\square 의 값을 가지는 바, 이를 상부전극으로 활용할 수 있다.
- [0053] 도 7b는 저저항 상태(LRS) 및 고저항 상태(HRS)에서 그래핀층의 특성을 비교한 라만 스펙트럼이다.
- [0054] 도 7b를 참조하면, 고저항 상태(HRS)에서 1350 cm^{-1} 에서의 높은 D 피크 및 G 피크의 오른쪽 1620 cm^{-1} 에서 나타나는 D' 피크를 확인할 수 있다. 이를 통하여 고저항 상태(HRS)에서 그래핀층은 전기장에 의하여 변형이 생긴 것을 알 수 있다.
- [0055] 이와는 반대로, 저저항 상태(LRS)에서는 낮은 D 피크 및 D' 피크를 확인할 수 있으며, 이를 통하여 결함이나 무질서함(disorder)이 감소한 것을 알 수 있다.
- [0056] 또한 고저항 상태(HRS)의 G 피크는 저저항 상태(LRS)의 G 피크보다 높은 주파수 영역에서 나타남을 확인할 수 있는 바, 이는 그래핀층의 산화로 인하여 초기 상태의 그래핀층에 그래핀 산화물층이 형성되었기 때문인 것으로 풀이된다.
- [0057] 도 7c는 전압 인가 전의 초기 상태(pristine), 저저항 상태(LRS) 및 고저항 상태(HRS) 에서 G 피크의 위치,

D피크와 G피크의 강도 비(intensity ratio, I(D)/I(G))를 비교한 그래프이다.

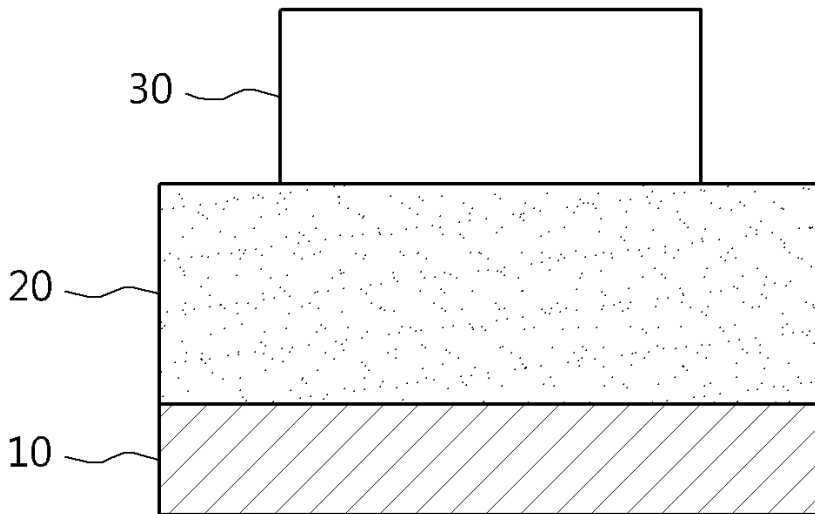
[0058] 도 7c를 참조하면, 전압 인가 전의 초기 상태, 저저항 상태(LRS) 및 고저항 상태(HRS)에서의 G 피크의 위치는 각각 1579.5cm^{-1} , 1580.6cm^{-1} , 1587.7cm^{-1} 이고, D피크와 G피크의 강도 비인 I(D)/I(G)는 각각 0.10, 0.13, 1.55 임을 확인할 수 있다. 이를 통하여 본 발명에 따른 그래핀을 이용한 메모리 소자는 저항 스위칭 특성이 나타나 저항 변화 메모리 소자로 기능할 수 있음을 알 수 있다.

부호의 설명

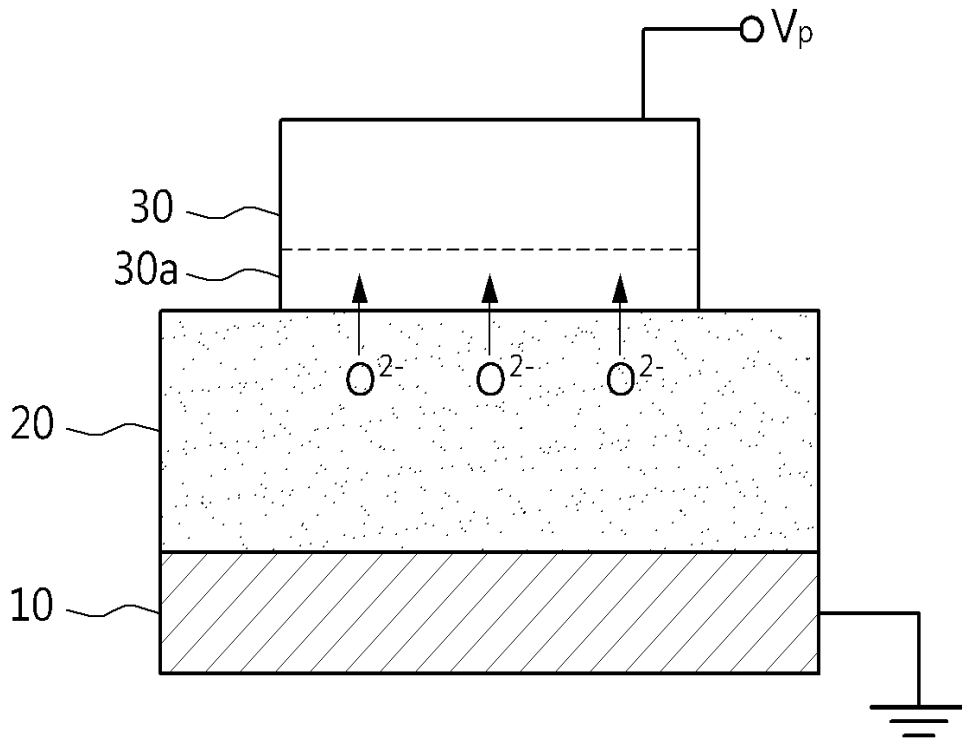
- [0059] 10 : 하부전극
 20: 산화물층
 30 : 그래핀층
 30a : 그래핀 산화물층

도면

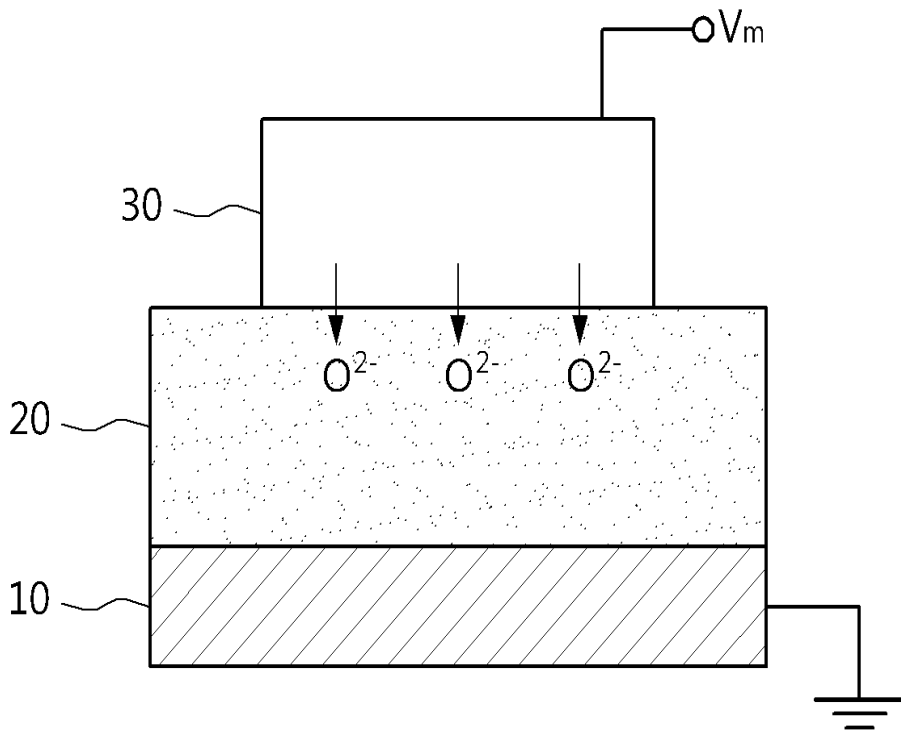
도면1



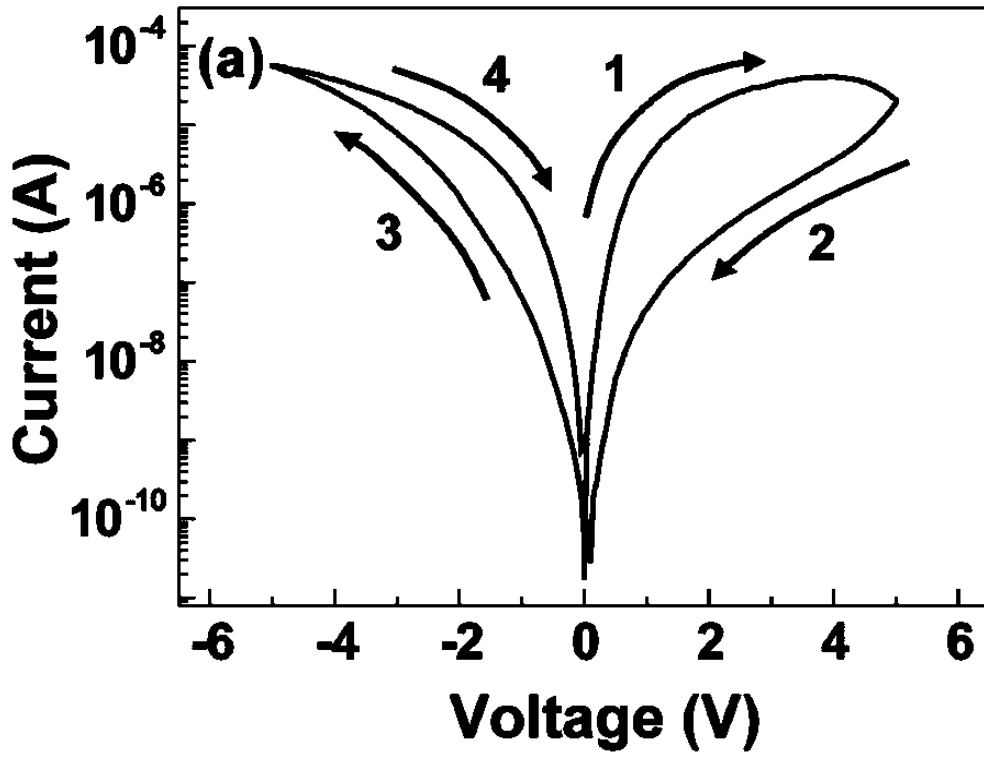
도면2a



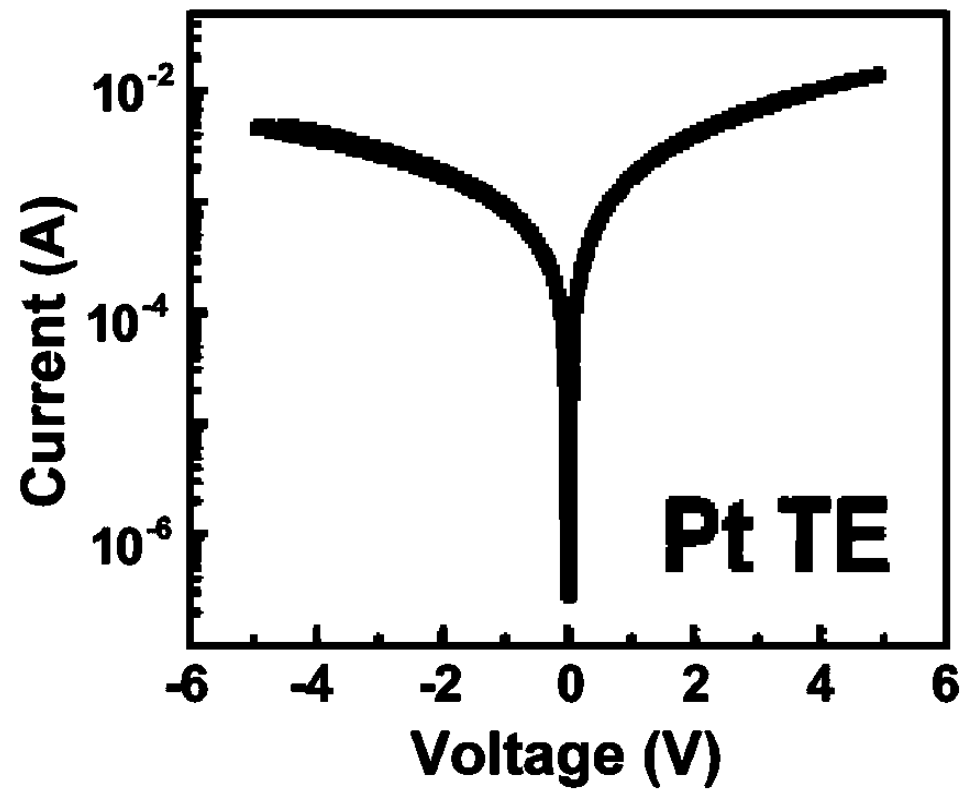
도면2b



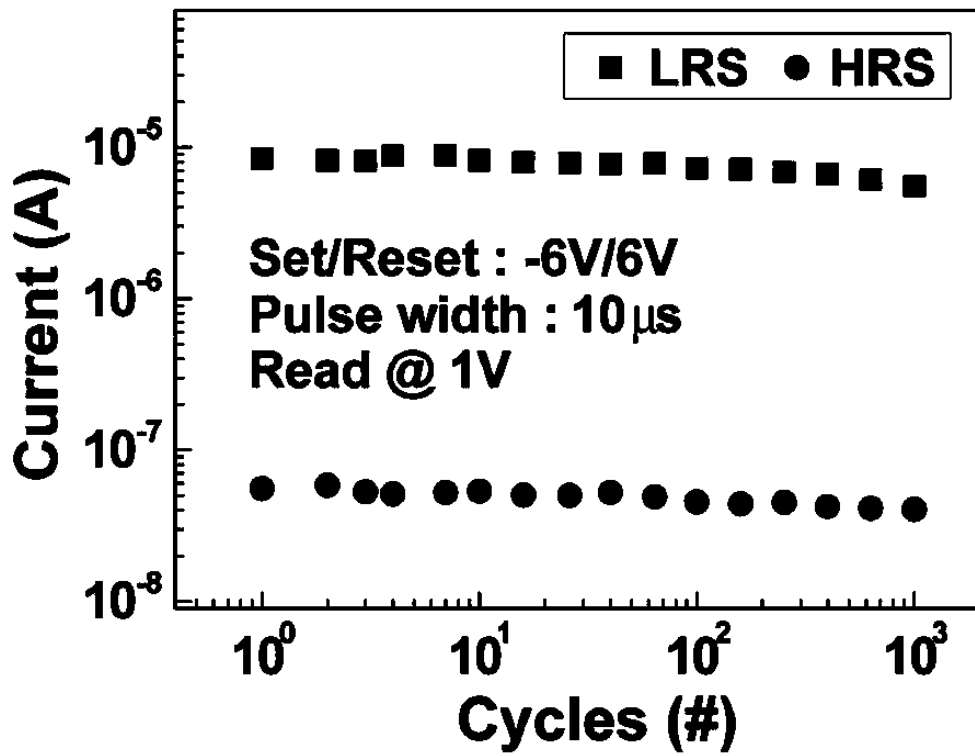
도면3a



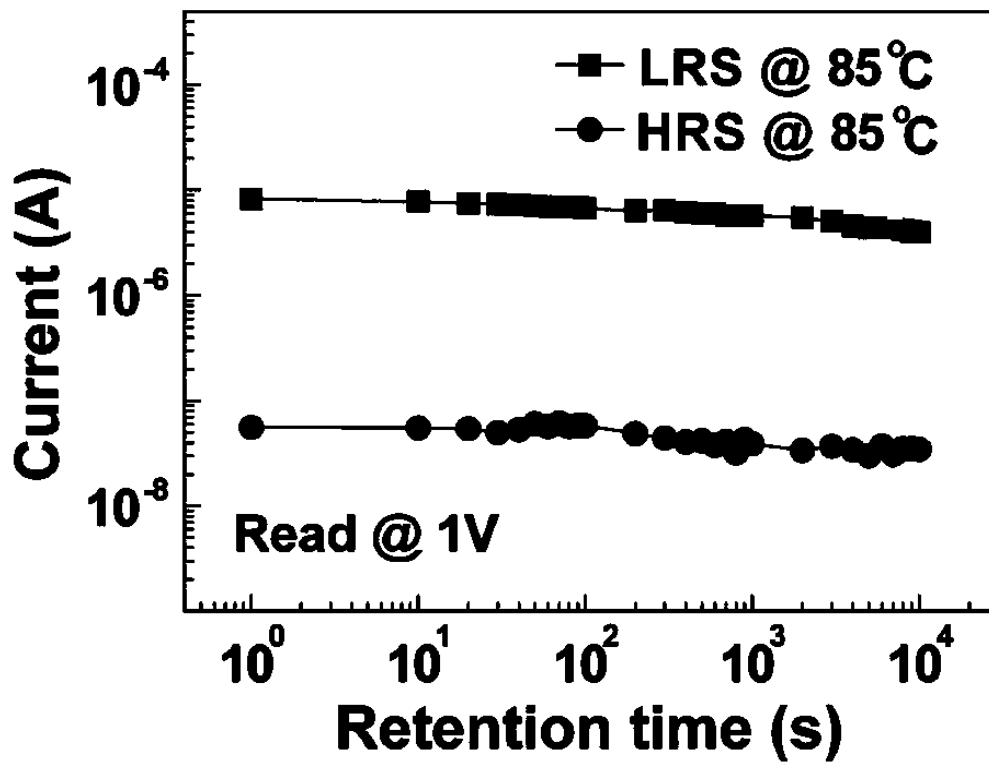
도면3b



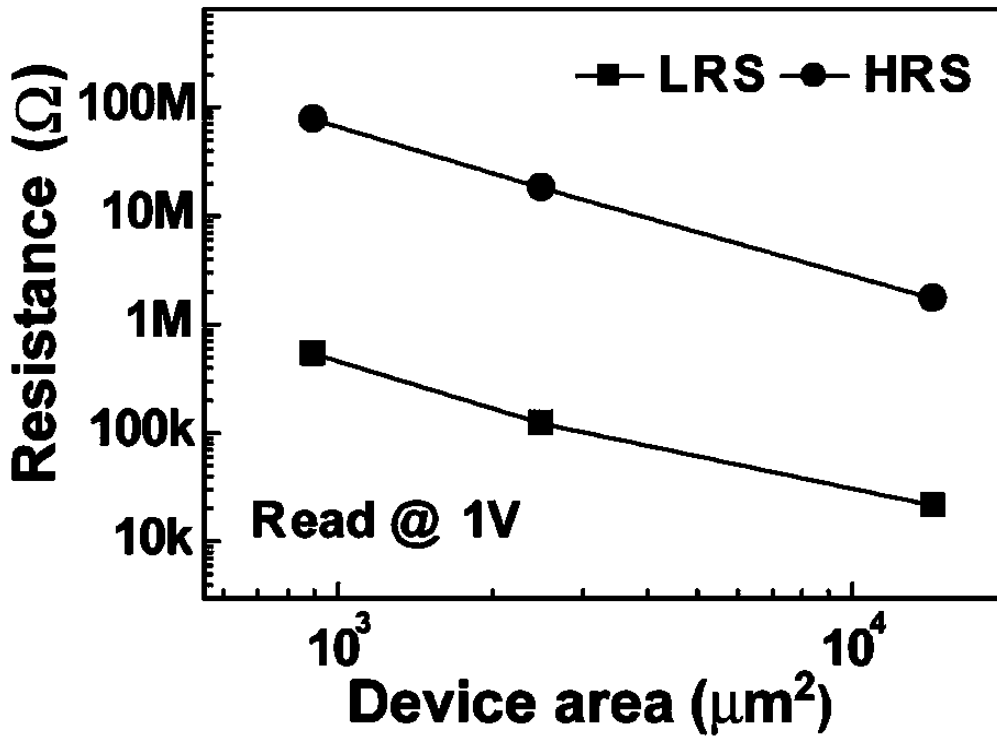
도면4



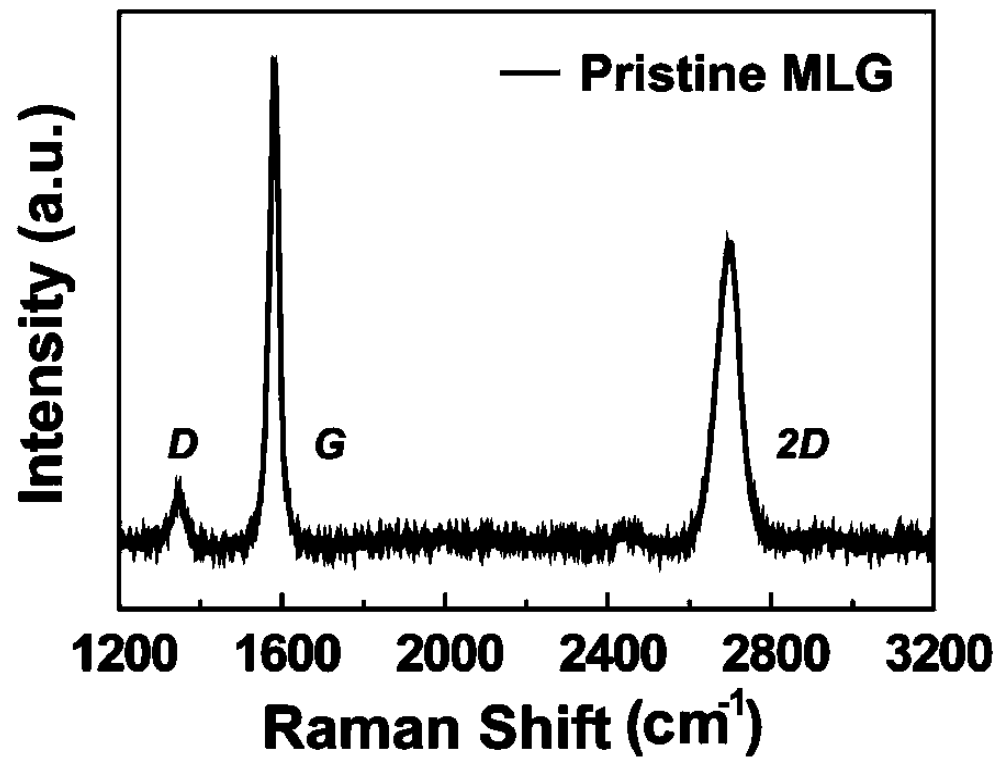
도면5



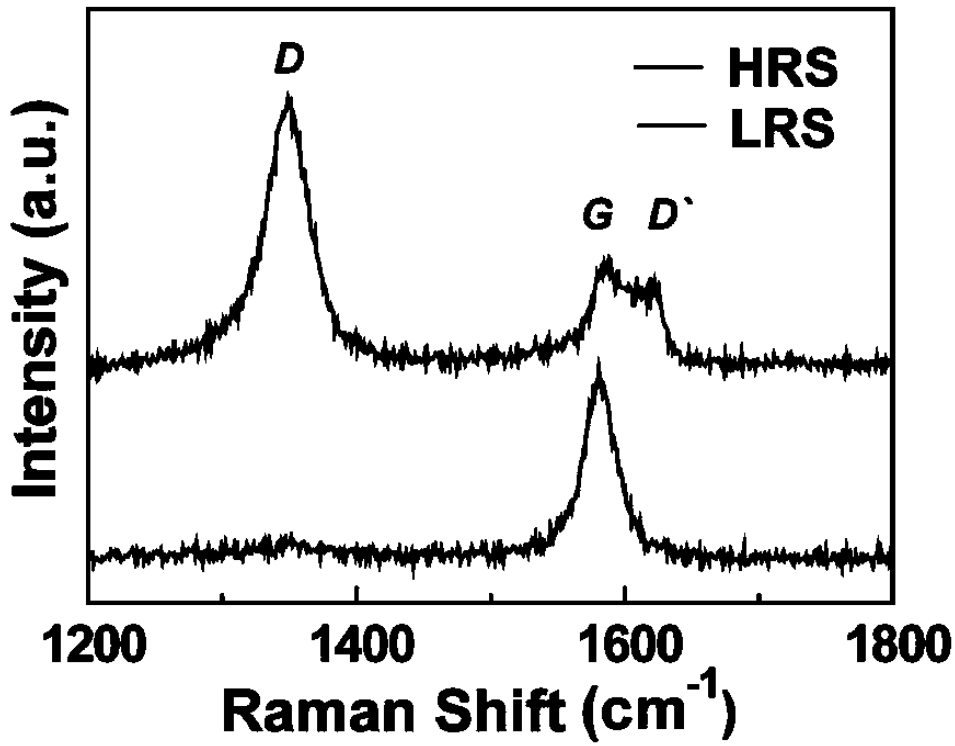
도면6



도면7a



도면7b



도면7c

