



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0130782
(43) 공개일자 2010년12월14일

(51) Int. Cl.

G02F 1/015 (2006.01)

(21) 출원번호 10-2009-0049475

(22) 출원일자 2009년06월04일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

광주과학기술원

광주 북구 오룡동 1번지

(72) 발명자

조용철

경기 수원시 영통구 영통동 신나무실 신원아파트
645-1404

장재형

서울특별시 송파구 가락동 52번지 쌍룡3차 스위트
홈 104-202

(뒷면에 계속)

(74) 대리인

리앤목특허법인

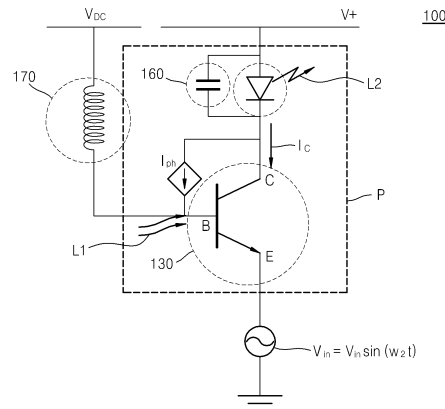
전체 청구항 수 : 총 31 항

(54) 광전자 셔터, 이의 동작 방법 및 광전자 셔터를 채용한 광학 장치

(57) 요약

광전자 셔터, 이의 동작 방법 및 광전자 셔터를 채용한 광학 장치가 개시된다. 개시된 광전자 셔터는, 포토트랜지스터의 전류 이득이 변조됨에 따라 입사된 입력광으로부터 발생하는 출력 신호가 이득변조되며, 발광다이오드에 의해 입력광에 대해 이득 변조된 출력광이 출력된다.

대표도 - 도1



(72) 발명자

박용화

경기도 용인시 수지구 풍덕천2동 삼성5차아파트
506-402

박창수

대전광역시 유성구 어은동 한빛아파트 130-901

송종인

광주광역시 북구 오룡동 광주과학기술원 교수아파
트 B-203

특허청구의 범위

청구항 1

입사된 입력광으로부터 출력 신호를 발생시키는 포토트랜지스터; 및
상기 포토트랜지스터에 직렬로 연결되어 상기 출력 신호에 의해 출력광을 출력하는 발광다이오드;를 포함하며,
상기 포토트랜지스터의 전류 이득의 변조에 따라 상기 출력 신호가 이득 변조되는 광전자 서터.

청구항 2

제1 항에 있어서,
상기 발광다이오드와 포토트랜지스터가 기판 위에 수직으로 적층된 구조를 가지는 광전자 서터.

청구항 3

제2 항에 있어서,
상기 포토트랜지스터는 3극 구조의 이중접합 포토트랜지스터인 광전자 서터.

청구항 4

제2 항에 있어서,
상기 발광다이오드는, 기판 위에 순차적으로 적층된 P형 클래드층, 활성층 및 N형 클래드층을 포함하며,
상기 포토트랜지스터는 상기 발광다이오드로부터 순차적으로 적층된 콜렉터층, 베이스층, 및 에미터층을 포함하는 광전자 서터.

청구항 5

제4 항에 있어서,
상기 포토트랜지스터의 베이스에는 직류 바이어스 전압이 인가되는 직류 전원이 연결되며,
상기 포토트랜지스터의 에미터에는 베이스-에미터 전압의 국소적 진동을 위한 교류 전압이 인가되는 교류 전원이 연결되며,
상기 발광다이오드의 P형 클래드층에는 순방향 전압이 인가되는 광전자 서터.

청구항 6

제4 항에 있어서,
상기 에미터층의 상부에 마련된 에미터 전극은 투명한 도전성 물질로 형성되며, 상기 에미터 전극을 통해 입력광이 입사되는 광전자 서터.

청구항 7

제6 항에 있어서,
상기 에미터 전극에는 반사방지층이 마련된 광전자 서터.

청구항 8

제4 항 내지 제7 항 중 어느 한 항에 있어서,
상기 포토트랜지스터와 발광다이오드를 하나의 단위 화소로 하는 복수의 화소들의 배열 구조를 갖는 광전자 서터.

청구항 9

제8 항에 있어서,

상기 화소 각각의 발광다이오드의 P형 클래드층에는 순방향 전압이 공통적으로 인가되며,

상기 화소 각각의 포토트랜지스터의 베이스에는 직류 바이어스 전압이 인가되고,

상기 화소 각각의 포토트랜지스터의 에미터에는 베이스-에미터 전압의 국소적 진동을 위한 교류 전압이 공통적으로 인가되는 광전자 셔터.

청구항 10

제2 항에 있어서,

상기 발광다이오드는 기판 위에 순차적으로 적층된 N형 클래드층, 활성층 및 P형 클래드층을 포함하며,

상기 포토트랜지스터는 상기 발광다이오드로부터 순차적으로 적층된 에미터층, 베이스층, 및 콜렉터층을 포함하는 광전자 셔터.

청구항 11

제10 항에 있어서,

상기 콜렉터층의 상부에 마련된 콜렉터 전극은 투명한 도전성 물질로 형성되며, 상기 콜렉터 전극을 통해 입력 광이 입사되는 광전자 셔터.

청구항 12

제10 항에 있어서,

상기 발광다이오드와 포토다이오드 사이에는 터널접합층이 개재된 광전자 셔터.

청구항 13

제10 항에 있어서,

상기 포토트랜지스터의 베이스에는 베이스 전류의 국소적 진동을 위한 베이스 전류 변조 수단이 연결되는 광전자 셔터.

청구항 14

제13 항에 있어서,

상기 베이스 전류 변조 수단은,

상기 베이스 전류를 변조하는 전류 신호를 발생하는 제1 트랜지스터와,

상기 제1 트랜지스터에서 생성된 전류 신호에 의해 상기 포토트랜지스터의 베이스에 흐르는 바이어스 전류를 발생시키는 전류원을 포함하는 광전자 셔터.

청구항 15

제14 항에 있어서,

상기 제1 트랜지스터의 베이스에는 베이스 전류의 국소적 진동을 위한 교류 전압이 인가되며, 상기 제1 트랜지스터의 콜렉터는 상기 포토트랜지스터의 콜렉터에 연결되며, 상기 제1 트랜지스터의 에미터는 상기 포토트랜지스터의 베이스에 연결되는 광전자 셔터.

청구항 16

제15 항에 있어서,

상기 전류원은 제2 트랜지스터이며, 상기 제2 트랜지스터의 콜렉터 및 베이스는 상기 제1 트랜지스터의 에미터에 연결되며, 상기 제2 트랜지스터의 에미터는 그라운드 또는 - 전원에 연결되는 광전자 셔터.

청구항 17

제16 항에 있어서,

상기 제1 및 제2 트랜지스터는 이중접합 바이폴라 트랜지스터인 광전자 셔터.

청구항 18

제14 항 내지 제17항 중 어느 한 항에 있어서,

상기 포토트랜지스터, 제1 트랜지스터, 전류원 및 발광다이오드를 하나의 단위 화소로 하는 복수의 화소들의 배열 구조를 갖는 광전자 셔터.

청구항 19

제18 항에 있어서,

상기 화소 각각의 발광다이오드의 N형 클래드층에는 그라운드 또는 -전압이 공통적으로 인가되며,

상기 화소 각각의 포토트랜지스터의 콜렉터에는 바이어스 전압이 공통적으로 인가되고,

상기 화소 각각의 제1 트랜지스터의 베이스에는 베이스 전류의 국소적 진동을 위한 교류 전압이 공통적으로 인가되는 광전자 셔터.

청구항 20

제2 항에 있어서,

상기 발광다이오드와 포토트랜지스터 사이에는 상기 발광다이오드에서 방출된 출력광을 반사하는 반사층이 개재된 광전자 셔터.

청구항 21

제20 항에 있어서,

상기 반사층은 분산 브래그 반사층인 광전자 셔터.

청구항 22

제2 항 또는 제3 항에 있어서,

상기 기판은 유리, 사파이어 또는 GaAs로 형성된 광전자 셔터.

청구항 23

제1 항 내지 제3 항 중 어느 한 항에 있어서,

상기 발광다이오드는 GaP계 적색 발광 다이오드인 광전자 셔터.

청구항 24

제1 항 내지 제3 항 중 어느 한 항에 있어서,

상기 발광다이오드에 병렬로 설치된 커패시터를 더 포함하는 광전자 셔터.

청구항 25

제1 항 내지 제3 항 중 어느 한 항에 기재된 광전자 셔터의 동작 방법에 있어서,

상기 포토트랜지스터의 베이스-에미터 전압을 변조하여 상기 포토트랜지스터의 전류 이득의 변조하는 광전자 셔터의 동작 방법.

청구항 26

제25 항에 있어서,

상기 포토트랜지스터의 베이스에는 직류 바이어스 전압이 인가하고,

상기 포토트랜지스터의 에미터에는 상기 베이스-에미터 전압의 국소적 진동을 위한 교류 전압을 인가하는 광전자 셔터의 동작 방법.

청구항 27

제25 항에 있어서,

상기 베이스-에미터 전압의 변조 주파수를 입력광의 변조 주파수와 다르게 하는 광전자 셔터의 동작 방법.

청구항 28

제1 항 내지 제3 항 중 어느 한 항에 기재된 광전자 셔터의 동작 방법에 있어서,

상기 포토트랜지스터의 베이스 전류를 변조하여 상기 포토트랜지스터의 전류 이득의 변조하는 광전자 셔터의 동작 방법.

청구항 29

제28 항에 있어서,

상기 베이스 전류의 변조 주파수를 입력광의 변조 주파수와 다르게 하는 광전자 셔터의 동작 방법.

청구항 30

광전자 셔터를 채용한 광학 장치에 있어서,

상기 광전자 셔터는

입사된 입력광으로부터 출력 신호를 발생시키는 포토트랜지스터; 및

상기 포토트랜지스터에 직렬로 연결되어 상기 출력 신호에 의해 출력광을 출력하는 발광다이오드;를 포함하며,

상기 포토트랜지스터의 전류 이득의 변조에 따라 상기 출력 신호가 이득 변조되는 광학 장치.

청구항 31

30항에 있어서,

피사체에 광을 조사하는 광원;

상기 광전자 셔터에서 출력되는 출력광을 수광하는 광 이미지 센서; 및

상기 광원, 광전자 셔터 및 광 이미지 센서를 제어하는 제어부를 더 포함하며,

상기 광전자 셔터는 상기 피사체에서 반사된 반사광을 이득 변조하여 출력광을 출력하며, 상기 광 이미지 센서는 출력광을 샘플링하여 상기 피사체에서 반사된 반사광의 위상지연을 검출하는 광학 장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 개시된 광전자 셔터, 이의 동작 방법 및 광전자 셔터를 채용한 광학 장치는, 포토트랜지스터의 전류 이득의 변화를 이용하여 이득 변조를 구현한 광전자 셔터, 이의 동작 방법 및 광전자 셔터를 채용한 광학 장치에 관한 것이다.

배경 기술

[0002] 광전자 셔터는 전기적인 파형이나 펄스에 따라 개폐동작을 하는 소자이다. 광전자 셔터는 CCD 카메라 등의 화상 검출기에 입사하는 광을 변조시키는데 사용될 수 있다. 가령, 2차원 카메라(Camera)에서 피사체에 대한 거리 정보를 얻기 위한 부가적인 수단으로 광전자 셔터가 사용될 수 있다.

[0003] 피사체에 대한 거리정보는 두대의 카메라를 이용한 양안 입체시(Stereo Vision) 방법이나, 구조광(Structured

Light)과 카메라를 이용한 삼각 측량법(Triangulation)을 이용하여 얻을 수 있다. 다만, 이러한 양안 입체시 방법이나 삼각 측량법은 피사체의 거리가 멀어질수록 거리정보에 대한 정밀도가 급격히 저하되고, 또한 피사체의 표면상태에 의존적이어서 조밀한 거리 정보를 얻기 어렵다.

- [0004] 이러한 문제를 해결하기 시간비행(Time-of-Flight; TOF)법이 도입되었는데, 시간비행법은 변조된 광을 피사체에 조사한 후, 피사체로부터 반사되는 광이 수광부에 수신되기까지의 광 비행시간을 측정하는 방법이다. 시간비행 법에는 직접 시간 측정 방법, 상관법(correlation), 위상지연 측정 방법 등이 있다.
- [0005] 직접 시간 측정 방법은 펄스광이 피사체에 투사되고, 피사체로부터 반사되어 돌아오는 시간을 타이머로 측정하 는 방법이다.
- [0006] 상관법은 펄스광을 피사체에 투사하고, 수광부에서 조사광과 동기되는 게이팅(gating) 신호와 반사광 신호의 곱 으로 주어지는 밝기정보로부터 거리를 측정하는 방법이다. 상관법에서 근거리에 있는 피사체의 영상은 수광량이 많아 밝게 보이는 반면, 원거리에 있는 피사체는 수광량이 적어 상대적으로 어둡게 보인다.
- [0007] 위상지연 측정 방법은 사인파와 같은 연속파의 광을 피사체에 투사하고 피사체로부터 반사되어 돌아오는 반사광 의 위상차를 감지하여 거리로 환산하는 방법이다. 위상지연 측정 방법으로는, 주파수 변조된 사인파의 광을 피 사체에 투사하고 피사체로부터 반사되어 돌아오는 반사광을 수광부 앞단에 위치한 광변조기에서 믹싱(Mixing)하 여 CCD 카메라에서 위상지연을 측정하는 방법과, 광변조기 없이 CCD 셀 내부에서 믹싱이나 복조(Demodulation) 에 의해 위상지연을 측정하는 방법이 제안되고 있다.
- [0008] 또한 광전자 셔터는, 고속 카메라에서의 고속 셔터에 사용되거나 광학 연산 시스템에서 광학적으로 코드화된 데 이터로 전환 또는 변조시키는데 사용될 수 있다.

발명의 내용

해결 하고자하는 과제

- [0009] 개시된 실시예들은 고속으로 동작가능하며, 고해상도의 거리 영상의 획득이 가능한 광전자 셔터, 이의 동작 방 법 및 광전자 셔터를 채용한 광학 장치를 제공하고자 한다.

과제 해결수단

- [0010] 본 발명의 일 실시예에 따른 광전자 셔터는, 입사된 입력광으로부터 출력 신호를 발생시키는 포토트랜지스터; 및 포토트랜지스터에 직렬로 연결되어 출력 신호에 의해 출력광을 출력하는 발광다이오드;를 포함하며, 포토트 랜지스터의 전류 이득의 변조에 따라 출력 신호가 이득 변조된다.
- [0011] 발광다이오드와 포토트랜지스터는 기판 위에 수직으로 적층된 구조를 가질 수 있다.
- [0012] 포토트랜지스터는 3극 구조의 이중접합 포토트랜지스터일 수 있다.
- [0013] 발광다이오드는, 기판 위에 순차적으로 적층된 P형 클래드층, 활성층 및 N형 클래드층을 포함하며, 포토트랜지 스텐터는 발광다이오드로부터 순차적으로 적층된 콜렉터층, 베이스층, 및 에미터층을 포함할 수 있다.
- [0014] 포토트랜지스터의 베이스에는 직류 바이어스 전압이 인가되는 직류 전원이 연결되며, 포토트랜지스터의 에미터 에는 베이스-에미터 전압의 국소적 진동을 위한 교류 전압이 인가되는 교류 전원이 연결되며, 발광다이오드의 P 형 클래드층에는 순방향 전압이 인가될 수 있다.
- [0015] 에미터층의 상부에 마련된 에미터 전극은 투명한 도전성 물질로 형성되며, 에미터 전극을 통해 입력광이 입사될 수 있다.
- [0016] 에미터 전극에는 반사방지층이 마련될 수 있다.
- [0017] 다른 실시예에 따른 광전자 셔터는, 포토트랜지스터와 발광다이오드를 하나의 단위 화소로 하는 복수의 화소들 의 배열 구조를 가질 수 있다. 이 경우, 화소 각각의 발광다이오드의 P형 클래드층에는 순방향 전압이 공통적으 로 인가되며, 화소 각각의 포토트랜지스터의 베이스에는 직류 바이어스 전압이 인가되고, 화소 각각의 포토트랜 지스터의 에미터에는 베이스-에미터 전압의 국소적 진동을 위한 교류 전압이 공통적으로 인가될 수 있다.
- [0018] 발광다이오드는 기판 위에 순차적으로 적층된 N형 클래드층, 활성층 및 P형 클래드층을 포함하며, 포토트랜지스 터는 발광다이오드로부터 순차적으로 적층된 에미터층, 베이스층, 및 콜렉터층을 포함할 수 있다.

- [0019] 포토트랜지스터의 베이스에는 베이스 전류의 국소적 진동을 위한 베이스 전류 변조 수단이 연결될 수 있다.
- [0020] 베이스 전류 변조 수단은, 베이스 전류를 변조하는 전류 신호를 발생하는 제1 트랜지스터와 제1 트랜지스터에서 생성된 전류 신호에 의해 포토트랜지스터의 베이스에 흐르는 바이어스 전류를 발생시키는 전류원을 포함할 수 있다.
- [0021] 제1 트랜지스터의 베이스에는 베이스 전류의 국소적 진동을 위한 교류 전압이 인가되며, 제1 트랜지스터의 콜렉터는 포토트랜지스터의 콜렉터에 연결되며, 제1 트랜지스터의 에미터는 포토트랜지스터의 베이스에 연결될 수 있다.
- [0022] 전류원은 제2 트랜지스터이며, 제2 트랜지스터의 콜렉터 및 베이스는 제1 트랜지스터의 에미터에 연결되며, 제2 트랜지스터의 에미터는 그라운드 또는 -전원에 연결될 수 있다.
- [0023] 제1 및 제2 트랜지스터는 이중접합 바이폴라 트랜지스터일 수 있다.
- [0024] 발광다이오드와 포토다이오드 사이에는 터널접합층이 개재될 수 있다.
- [0025] 콜렉터층의 상부에 마련된 콜렉터 전극은 투명한 도전성 물질로 형성되며, 콜렉터 전극을 통해 입력광이 입사될 수 있다.
- [0026] 다른 실시예에 따른 광전자 서터는, 포토트랜지스터, 제1 트랜지스터, 전류원 및 발광다이오드를 하나의 단위 화소로 하는 복수의 화소들의 배열 구조를 가질 수 있다.
- [0027] 화소 각각의 발광다이오드의 N형 클래드층에는 그라운드 또는 -전압이 공통적으로 인가되며, 화소 각각의 포토트랜지스터의 콜렉터에는 바이어스 전압이 공통적으로 인가되고, 화소 각각의 제1 트랜지스터의 베이스에는 베이스 전류의 국소적 진동을 위한 교류 전압이 공통적으로 인가될 수 있다.
- [0028] 발광다이오드와 포토트랜지스터 사이에는 발광다이오드에서 방출된 출력광을 반사하는 반사층이 개재될 수 있다.
- [0029] 반사층은 분산 브래그 반사층일 수 있다.
- [0030] 기판은 유리, 사파이어 또는 GaAs로 형성될 수 있다.
- [0031] 발광다이오드는 GaP계 적색 발광 다이오드일 수 있다.
- [0032] 발광다이오드에 병렬로 설치된 커패시터가 더 포함될 수 있다.
- [0033] 다른 측면에 따른 광전자 서터의 동작 방법은 포토트랜지스터의 베이스-에미터 전압을 변조하여 포토트랜지스터의 전류 이득의 변조한다. 이 경우, 포토트랜지스터의 베이스에는 직류 바이어스 전압이 인가하고, 포토트랜지스터의 에미터에는 베이스-에미터 전압의 국소적 진동을 위한 교류 전압을 인가할 수 있다. 또한, 베이스-에미터 전압의 변조 주파수를 입력광의 변조 주파수와 다르게 할 수 있다.
- [0034] 다른 실시예에 따른 광전자 서터의 동작 방법은 포토트랜지스터의 베이스 전류를 변조하여 포토트랜지스터의 전류 이득의 변조한다. 이 경우, 베이스 전류의 변조 주파수를 입력광의 변조 주파수와 다르게 할 수 있다.
- [0035] 다른 측면에 따른 광전자 서터를 채용한 광학 장치에 있어서, 광전자 서터는 전술한 광전자 서터를 채용할 수 있다.
- [0036] 이러한 광학 장치는, 피사체에 광을 조사하는 광원; 광전자 서터에서 출력되는 출력광을 수광하는 광 이미지 센서; 및 광원, 광전자 서터 및 광 이미지 센서를 제어하는 제어부를 더 포함하며, 광전자 서터는 피사체에서 반사된 반사광을 이득 변조하여 출력광을 출력하며, 광 이미지 센서는 출력광을 샘플링하여 피사체에서 반사된 반사광의 위상지연을 검출할 수 있다.

효 과

- [0037] 본 발명의 실시예들에 의한 광전자 서터, 이의 동작 방법 및 광전자 서터를 채용한 광학 장치는 다음과 같은 효과가 있다.
- [0038] 첫째, 광전자 서터는 포토트랜지스터의 전류 이득을 변조하여 입력광에 대한 출력광을 변조함으로써, 저전압, 저전류 구동이 가능하다.

- [0039] 둘째, 광전자 셔터는 고주파의 입력광에 대해 저주파의 출력광을 출력할 수 있으므로, 기존의 CCD 이미지 센서나 CMOS 이미지 센서를 이용하여 위상지연을 검출할 수 있다. 또한, 이와 같은 위상지연의 검출은, 시간비행법에 기반한 거리측정을 가능하게 하므로, 광전자 셔터는 3D 카메라에 적용될 수 있다.
- [0040] 셋째, 광전자 셔터는 고집적화되어 해상도를 높일 수 있으므로, 고해상도의 거리 영상을 획득할 수 있다.
- [0041] 넷째, 광전자 셔터는 통상의 반도체 제조공정을 통해 제조될 수 있으므로, 저렴하게 제조될 수 있다.

발명의 실시를 위한 구체적인 내용

- [0042] 이하, 첨부된 도면들을 참조하면서 본 발명의 바람직한 실시예를 상세히 설명하기로 한다. 그러나 아래에 예시되는 실시예는 본 발명의 범위를 한정하는 것이 아니며, 본 발명을 이 기술 분야에서 통상의 지식을 가진 자에게 충분히 설명하기 위해 제공되는 것이다. 이하의 도면들에서 동일한 참조부호는 동일한 구성요소를 지칭하며, 도면상에서 각 구성요소의 크기는 설명의 명료성과 편의상 과장되어 있을 수 있다.
- [0043] 도 1은 본 발명의 일 실시예에 따른 광전자 셔터의 일 화소 단위의 개략적인 회로를 보여준다.
- [0044] 도 1을 참조하면, 본 실시예의 광전자 셔터(100)는 입력광(L1)이 입력되는 포토트랜지스터(Phototransistor)(130) 및 이득 변조된 출력광(L2)을 출력하는 발광다이오드(150)를 포함한다. 나아가, 광전자 셔터(100)에는 발광다이오드(150)의 RC 시정수(time constant)를 조절하기 위한 커패시터(capacitor)(160)가 더 마련될 수 있다. 포토트랜지스터(130), 발광다이오드(150) 및 커패시터(160)는 단위 화소(unit pixel)(P)를 구성한다. 입력광(L1)은 예를 들어 800nm의 적외선일 수 있으며, 출력광(L2)은 예를 들어 600~700nm의 적색광일 수 있다.
- [0045] 포토트랜지스터(130)는 전류 증폭 효과가 있는 광-전기 변환소자로서, 이종접합 포토트랜지스터(Heterojunction Phototransistor)가 채용될 수 있다. 이하, 포토트랜지스터(130)로서 NPN 타입의 이종접합 포토트랜지스터가 채용된 경우를 예로 들어 설명한다. 포토트랜지스터(130)는 입력광(L1)의 광전류(I_{ph})가 베이스(base)(B)에 흐르고, 출력은 에미터(emitter)(E)로 하는 3극 구조의 트랜지스터 구조를 가진다. 포토트랜지스터(130)의 콜렉터(collector)(C)는 발광다이오드(150)의 음극에 직렬로 연결된다. 베이스(B)에는 외부의 직류 전원(V_{DC})이 연결된다. 에미터(E)에는 인가 전압의 국소적 진동(local oscillation)을 위해 마련된 교류 전원(V_{in})이 연결된다. 외부의 직류 전원(V_{DC})과 포토트랜지스터(130)의 베이스(B) 사이에는 인덕턴스(inductance)(170)가 마련될 수 있다. 이러한 인덕턴스(170)는 외부의 직류 전원(V_{DC})의 포토트랜지스터(130)의 베이스(B)로의 배선시 솔더링(soldering)에 의한 인덕턴스 성분으로 구현될 수 있다. 인덕턴스(170)는 직류 전원(V_{DC})에서의 고주파 성분을 필터링할 수 있다.
- [0046] 입력광(L1)은 도 3에 도시된 바와 같이 포토트랜지스터(130)의 콜렉터(C)를 통해 입사된다. 베이스(B)와 콜렉터(C) 사이의 PN 접합(junction) 영역에서는 입력광(L1)에 의해 전자-전공 쌍이 발생하며, 이에 따라 입력광(L1)에 대응하는 광전류(I_{ph})가 베이스(B)에 흐르게 된다.
- [0047] 발광다이오드(150)는 포토트랜지스터(130)의 출력 신호에 의해 출력광(L2)을 출력하는 발광 소자의 일례이다. 포토트랜지스터(130)에서 생성된 전자는 발광다이오드(150)의 PN 접합에서 재결합되어 출력광(L2)을 방출하게 한다. 발광다이오드(150)의 음극은 포토트랜지스터(130)의 콜렉터(C)에 연결되며, 발광다이오드(150)의 양극에는 + 전압이 인가되는 전원($V+$)에 연결된다.
- [0048] 커패시터(160)는 발광다이오드(150)와 병렬로 연결되어, 발광다이오드(150)의 시정수를 조절한다.
- [0049] 다음으로, 도 1 및 도 2를 참조하여, 본 실시예의 광전자 셔터(100)의 동작 방법에 대해 설명한다.
- [0050] 도 2는 본 실시예에 있어서, 포토트랜지스터(130)의 베이스(B)의 P형 도핑을 위한 Be 농도를 $4 \times 10^{19}/\text{cm}^3$ 으로 할 때, 베이스-에미터 전압(V_{BE})에 따른 콜렉터 전류(I_C) 및 전류 이득(β)의 관계를 보여준다.
- [0051] 본 실시예의 광전자 셔터(100)는 포토트랜지스터(130) 내부에서의 전류 이득(β)을 변조하기 위한 방법으로서 베이스(B)와 에미터(E) 사이에 인가되는 베이스-에미터 전압(V_{BE})의 제어에 의한 방법을 이용한다.
- [0052] 포토트랜지스터(130)의 콜렉터(C)에 흐르는 콜렉터 전류(I_C)는, 베이스-에미터 전압(V_{BE})의 지수함수로

주어진다. 따라서, 전류 이득(β)은 $\exp(V_{BE}/V_t)$ 에 비례하여 베이스-에미터 전압(V_{BE})에 대해 지수적으로 변하게 된다. 여기서 V_t 는 열 전압(thermal voltage)을 의미한다. 한편, 콜렉터 전류(I_C)는 베이스 전류(I_B)에 비례한다. 콜렉터 전류(I_C)에 대한 베이스 전류(I_B)의 증폭률인 전류 이득(β)은 전류 이득(β)은 도 2에 도시되듯이, 베이스-에미터 전압(V_{BE})에 대해 비선형 특성을 보인다. 그러나, 동작 전압, 즉 직류 바이어스 전압에 대해 교류 전압을 인가하면, 하기의 수학적 식 1 및 2에서 볼 수 있듯이, 동작 전압 근방의 미소한 구간에 대해 콜렉터 전류(I_C)는 선형적으로 변한다.

수학적 식 1

$$I_C = \beta * I_B = (\beta_0 + \beta_1 * V_{BE}) I_B$$

수학적 식 2

$$V_{BE} = V_{BE0} + A_V * \sin \omega_2 t$$

여기서, V_{BE0} 는 베이스(B)와 에미터(E) 사이에 인가되는 동작 전압, 즉 직류 바이어스 전압을 의미하며, $A_V * \sin \omega_2 t$ 는 교류 전원(V_{in})에 의해 베이스(B)와 에미터(E) 사이에 인가되는 전압의 국소적 진동 성분을 의미한다.

한편, 베이스 전류(I_B), 즉 광전류(I_{ph})는 하기의 수학적 식 3으로 주어진다.

수학적 식 3

$$I_B = I_{ph} = I_{ph0} + A_{ph} * \sin(\omega_1 t + \phi)$$

여기서, ω_1 는 입력광(L1)의 주파수를 의미하며, ω_2 는 출력광(L2)의 주파수를 의미한다. ω_1 , ω_2 는 엄밀하게는 각진동수 또는 각주파수를 의미하며, 이에 2π 를 나눈값이 통상적인 의미의 주파수를 의미하나, 편의상 ω_1 , ω_2 를 주파수라 칭하기로 한다.

베이스-에미터 전압(V_{BE})를 변조함에 있어 출력광(L2)의 주파수(ω_2)는 입력광(L1)의 주파수(ω_1)와 차이를 둔다. 이는 후술하는 바와 같이 맥놀이 주파수(Beat frequency) $\omega_2 - \omega_1$ 을 도출하기 위함이다. ϕ 는 변조된 조사광과 물체와의 거리 R에 비례하는 위상지연량이다. 따라서 콜렉터 전류(I_C)는 다음과 같이 표현된다.

수학적 식 4

$$I_C = I_{C01} + k * \cos((\omega_2 - \omega_1)t + \phi) + f(\omega_1, \omega_2, \omega_1 + \omega_2)$$

여기서 I_{C01} 은 직류 성분이고, 두번째 항은 두 주파수 ω_1 , ω_2 의 믹싱으로 얻어진 주파수차의 성분이다. 둘째 항에 나타나는 k 는 cosine 함수에 대한 계수이다. 셋째 항에 나타낸 함수 f 는 두 개의 주파수 ω_1 , ω_2 의 고조파 성분 및 고조파의 합으로 구성되는 성분으로서, 커패시터(160)에 의한 저역 필터링(low pass filtering)을 통해 제거될 수 있다. 이와 같이, 고조파 성분이 저역 필터링에 의해 제거됨으로써, 이득 변조된 콜렉터 전류(I_C)는 수학적 식 4에서 주어진 바와 같이 두 주파수 ω_1 , ω_2 의 믹싱으로 얻어진 저주파수를 가지며, 따라서 본 실시예의 광전자 서터(100)는 후술하는 바와 같이 위상지연을 검출하기 위한 샘플링에 유리하다.

발광다이오드(150)는 콜렉터 전류(I_C)에 의해 발광하게 된다. 발광다이오드(150)는 내부의 활성층(active layer)에 의한 축전용량과 저항으로 주어지는 RC 시정수와 캐리어 수명(carrier lifetime)으로 주어지는 시정수의 합에 의해 응답특성이 주어진다. 특히, RC 시정수에서 발광다이오드(150)의 축전용량은 발광다이오드(150)의 활성층의 면적에 비례하므로 발광다이오드(150)가 소형화 되면 그 값이 줄어들게 된다. 발광다이오드(150)의 시정수가 작아지면, 콜렉터 전류(I_C)의 고주파수 성분이 충분히 차단되지 않을 수 있다. 발광다이오드(150)와 병렬로 연결되는 커패시터(160)는 발광다이오드(150)의 시정수를 늘려, 콜렉터 전류(I_C)의 고주파수 성분이 필터링되게 한다. 예를 들면 입력광(L1)의 주파수 ω_1 가 20~100MHz일 때, 맥놀이 주파수 $\omega_2 - \omega_1$ 가 30~60Hz가 되

도록 커패시터(160)의 축전용량을 설정할 수 있다.

- [0063] 본 실시예의 광전자 서터(100)는, 전술한 바와 같은 내부 주파수 변조 발생에서 바이어스 전압을 조절하면 전류 이득(β)을 조절할 수가 있어 일종의 전자 조리개 역할을 수행할 수 있다. 가령, 먼 거리나 반사도가 낮은 거리 측정에서는 전류 이득(β)을 증가시키고, 반사도가 매우 높은 경우 전류 이득(β)을 감소하는 방향으로 동작 전압을 조절할 수도 있다.
- [0064] 도 3은 도 1에 도시된 본 실시예의 회로로 표현될 수 있는 광전자 서터의 일 예를 보여주는 단면도이다.
- [0065] 도 3을 참조하면, 본 실시예의 광전자 서터(100)는, 기판(110) 위에 발광다이오드(150)와 포토트랜지스터(130)가 수직으로 적층된 구조를 가진다. 입력광(L1)이 포토트랜지스터(130)의 상부에서 입사되고 발광다이오드(150)에서 방출되는 출력광(L2)이 기판(110)을 통해 방출된다. 나아가, 발광다이오드(150)의 RC 시정수를 조절하기 위한 커패시터(160)가 별도로 마련되어 발광다이오드(150)와 병렬로 연결된다.
- [0066] 기판(110)은 발광다이오드(150)에서 방출되는 출력광(L2)에 대해 투명한 재질로 형성될 수 있다. 예를 들어, 기판(110)은 200 내지 500 μm 의 두께로 유리나 사파이어로 형성될 수 있다. 나아가, 출력광(L2)의 파장에 따라서는 기판(110)은 GaAs 등으로 형성될 수도 있다.
- [0067] 발광다이오드(150)는 P형 클래드층(153), 활성층(155) 및 N형 클래드층(157)이 기판(110)위에 마련된 구조를 갖는다. 이러한 발광다이오드(150)는 GaP계 적색 발광다이오드일 수 있다. 활성층(155)은 포토트랜지스터(130)에서 전달되는 전자들의 재결합에 의해 광을 방출시키는 층으로, 다중 양자 우물(Multi Quantum Well) 구조를 가질 수 있다. 예를 들어, 활성층(155)은 무도핑 InGaP/AlGaInP층일 수 있다. P형 클래드층(153)의 하부에는 애노드층(151)이 더 마련될 수 있다. 애노드층(151)은 P형 클래드층(153)의 도핑 농도보다 높은 농도로 도핑되어, 오믹접촉을 용이하게 할 수 있다.
- [0068] N형 클래드층(157) 상부에는 반사층(140)이 더 마련될 수 있다. 이러한 반사층(140)은 활성층(155)에서 방출된 광 중 상방으로 향하는 광을 하부의 기판(110)쪽으로 반사시켜 포토트랜지스터(130)쪽으로는 광확산을 방지하고, 광추출효율을 증가시킨다. 반사층(140)은 굴절률 및/또는 두께가 서로 다른 두 층이 교번하여 적층된 구조의 분산 브래그 반사층(Distributed Bragg Reflector: DBR)일 수 있다. 예를 들어, 반사층(140)은 N+형 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 층 및 N+형 GaAs층이 교번 적층되어 형성될 수 있다.
- [0069] 포토트랜지스터(130)는 콜렉터층(132), 베이스층(134) 및 에미터층(135)을 포함하며, 발광다이오드(150) 위에 마련된다. 서브 콜렉터층(131)이 반사층(140)과 콜렉터층(132) 사이에 더 마련될 수 있다. 서브 에미터층(136)이 에미터층(135)의 상부에 더 마련될 수 있다. 서브 콜렉터층(131)이나 서브 에미터층(136)은 도핑 농도를 높게 하여 오믹 접촉을 용이하게 한다. 예를 들어, 서브 콜렉터층(131)은 N+형의 GaAs, InGaP 또는 AlGaAs로 형성될 수 있으며, 콜렉터층(132)은 N-형의 GaAs 또는 InGaAs로 형성될 수 있다. 베이스층(134)은 P형 GaAs로 형성될 수 있다. 또한 에미터층(135)은 N형 InGaP로 형성될 수 있으며, 서브 에미터층(136)은 N+형 GaAs로 형성될 수 있다.
- [0070] 베이스층(134)의 일부는 노출되어, 노출된 부분에 베이스 전극(134)이 마련된다. 베이스 전극(134)에는 직류 전압이 인가되는 직류 전원(V_{DC})이 연결된다. 서브 에미터층(136)의 상부에는 에미터 전극(138)이 마련된다. 에미터 전극(138)에는 인가 전압의 국소적 진동을 위한 교류 전원(V_{in})이 연결된다. 에미터 전극(136)의 상부쪽에는 입력광(L1)이 입사된다.
- [0071] 발광다이오드(150)의 하부에는 + 전압이 인가되는 전원(V_{+})이 연결되는 하부 전극(120)이 마련된다. 하부 전극(120)은 발광다이오드(150)의 밑면의 일부 또는 전부에 접촉될 수 있다.
- [0072] 베이스 전극(134), 에미터 전극(138) 및 하부 전극(120)은 ITO(Indium Tin Oxide), ZnO(Zinc Oxide), AZO(Alumina doped Zinc Oxide)와 같은 투명한 도체 물질로 형성될 수 있다. 에미터 전극(138) 및 베이스 전극(134)의 상부면에는 입력광(L1)의 광흡수를 용이하게 하기 위한 AR(Anti-Reflection) 코팅층(미도시)이 더 마련될 수 있다.
- [0073] 커패시터(160)는 밌(Metal Insulation Metal: MIM) 커패시터일 수 있다. 이러한 커패시터(160)는 포토트랜지스터(130) 및 발광다이오드(150)를 형성한 뒤, 하부 전극(120) 위에 별도로 고유전율의 유전체를 삽입하여 마련될 수 있다.
- [0074] 도 4는 도 1의 회로로 표현될 수 있는 광전자 서터의 2차원 배열 구조의 일 예를 보여주는 단면도이며, 도 5는

도 4의 광전자 셔터의 전기 배선도로서 4×4로 단위화소들이 배열된 경우를 예로 들고 있다.

[0075] 도 4 및 도 5를 참조하면, 본 예의 광전자 셔터는, 공통의 기판(110) 위에 마련된 포토트랜지스터(130) 및 발광다이오드(150)가 트렌치(Trench)(190)에 의해 단위 화소(P)별로 나뉘어져 2차원 배열된 구조를 가진다. 나아가, 각 포토트랜지스터(130)는 메사(mesa) 구조를 갖도록 메사 에칭(mesa etching)될 수 있다. 전술한 실시예에서와 같이 각 화소(P)의 포토트랜지스터(130)의 에미터 전극(138) 및 베이스 전극(134)에는 교류 전압을 인가하는 교류 전원(V_{in})과 직류 전압을 인가하는 직류 전원(V_{dc})이 각각 연결되어 있으며, 각 화소(P)의 하부 전극(120)에 + 전압을 인가하는 전원($V+$)이 연결되어 있다. 하부 전극(120)은 모든 화소(P)에 대해 공통되게 마련될 수 있으며, 이 경우 각 단위 화소(P)들은 교류 전압을 인가하는 교류 전원(V_{in})을 공통으로 사용한다. 또한, 모든 화소(P)들은 + 전압을 인가하는 전원($V+$)과 직류 전압을 인가하는 직류 전원(V_{dc})을 공유할 수 있다.

[0076] 본 예는, 광전자 셔터의 2차원 배열된 화소(P)들 전체가 일괄적으로 전압 변조되는 배선 구조를 가지는 경우를 예로 들어 설명하고 있으나, 이에 한정되는 것은 아니다. 각 개별 화소(P)별로 독립된 전원이 마련될 수도 있다.

[0077] 이와 같은 2차원 배열된 광전자 셔터는, 후술하는 바와 같이 CCD 촬상 소자의 앞단에 놓여, 입사되는 광을 변조할 수 있다. 통상적으로 CCD 촬상 소자는 1/3인치 ~ 1/2인치의 크기를 지니므로, 광전자 셔터는 CCD 촬상 소자의 면적과 동일한 입출사면이 요구된다. 만일 포토트랜지스터(130)와 발광다이오드(150)가 1/3인치 ~ 1/2인치의 대면적을 가지게 되면, 큰 시정수를 지니게 되어 주파수 대역폭(Bandwidth)가 낮아져서 수십 Mhz로 변조하는데 어려움이 따르게 된다. 본 예의 2차원 배열된 광전자 셔터는, 포토트랜지스터(130)와 발광다이오드(150)를 화소 단위로 분할되어 화소별로 변조하고 믹싱이 가능한 2차원 배열 구조를 가짐으로써, 고속 주파수 변조가 가능하다.

[0078] 도 6은 본 발명의 다른 실시예에 따른 광전자 셔터의 일 화소 단위의 개략적인 회로를 보여준다.

[0079] 도 6을 참조하면, 본 실시예의 광전자 셔터(200)는 입력광(L1)이 입력되는 포토트랜지스터(230), 발광다이오드(250), 제1 트랜지스터(270) 및 전류원(280)을 포함한다. 나아가, 광전자 셔터(200)에는 발광다이오드(250)의 RC 시정수를 조절하기 위한 커패시터(260)가 더 마련될 수 있다. 포토트랜지스터(230), 발광다이오드(250), 커패시터(260), 제1 트랜지스터(270) 및 전류원(280)은 단위 화소(P)를 구성한다.

[0080] 포토트랜지스터(230)는 광전 변환과 광신호 증폭작용을 수행하는 것으로, 입력광(L1)의 전류(I_{ph})는 베이스(B)로, 출력은 에미터(E)로 하는 3극 구조의 이종접합 포토트랜지스터(Heterojunction Bipolar Transistor)가 채용될 수 있다. 이하, 포토트랜지스터(230)로서 NPN 타입의 이종접합 포토트랜지스터가 채용된 경우를 예로 들어 설명한다. 포토트랜지스터(230)의 컬렉터(C)는 후술하는 바와 같이 상부에 위치하며, 입력광(L1)이 입사된다. 포토트랜지스터(230)의 컬렉터(C)는 전원($V+$)에 연결되며, 에미터(E)는 발광다이오드(250)와 직렬로 연결된다. 포토트랜지스터(230)의 베이스(B)에는 입력광(L1)의 전류(I_{ph})와 함께 전류(280)에서 변조된 전류(I_2)가 흐른다.

[0081] 발광다이오드(250)는 포토트랜지스터(230)의 출력 신호에 의해 출력광(L2)을 출력하는 발광 소자의 일레이다. 발광다이오드(250)의 양극은 포토트랜지스터(230)의 에미터(E)에 연결되며, 발광다이오드(250)의 음극은 그라운드에 접지되거나 -전압이 인가되는 전원($V-$)에 연결된다.

[0082] 제1 트랜지스터(270) 및 전류원(280)은, 포토트랜지스터(230)의 베이스(B)에 흐르는 베이스 전류 I_B 를 변조하는 베이스 전류 변조 수단의 일레이다. 제1 트랜지스터(270)는, 예를 들어, 이종접합 바이폴라 트랜지스터일 수 있다. 제1 트랜지스터(270)의 컬렉터(C)는 전원($V+$)에 연결되며, 에미터(E)는 전류원(280) 및 포토트랜지스터(230)의 베이스(B)에 연결된다. 제1 트랜지스터(270)의 베이스(B)에는 교류 전원(V_{in})이 인가된다. 제1 트랜지스터(270)는 교류 전원(V_{in})에 의해 변조된 전류 신호가 생성된다.

[0083] 전류원(280)은 제1 트랜지스터(270)에서 생성된 전류 신호에서 바이어스 전류를 발생시키는 소자로서, 예를 들어, 전류원(280)은 후술하는 바와 같이 제2 트랜지스터(도 8의 281)를 이용하여 제작될 수 있다.

[0084] 커패시터(260)는 발광다이오드(250)와 병렬로 연결되어, 발광다이오드(250)의 시정수를 조절한다.

[0085] 다음으로, 도 6 및 도 7을 참조하여, 본 실시예의 광전자 셔터(200)의 동작 방법에 대해 설명한다.

[0086] 본 실시예의 광전자 셔터(200)는 포토트랜지스터(230) 내부에서의 전류 이득(β)을 변조하기 위한 방법으로서 베이스 전류 제어에 의한 방법을 이용한다.

[0087] 도 7은 포토트랜지스터(230)의 베이스(B)의 P형 도핑을 위한 Be 농도를 $4 \times 10^{18}/\text{cm}^3$ 으로 할 때, 포토트랜지스터(230)의 베이스 전류 I_B 에 따른 콜렉터 전류(I_C) 및 전류 이득(β)의 관계를 도시한다. 도 7을 참조하면, 전류 이득(β)이 베이스 전류 I_B 에 대해서 비교적 선형적으로 증가하는 구간이 존재한다. 본 실시예의 광전자 셔터(100)는 이와 같이 전류 이득(β)이 베이스 전류 I_B 에 대해서 비교적 선형적으로 증가하는 구간의 베이스 전류 I_B 를 바이어스 전류로 인가한다. 포토트랜지스터(230)의 베이스(B)에 바이어스 전류를 인가하고 동작점 근방에서 베이스 전류 I_B 를 변조하면, 전류 이득(β)이 변조되어 입력광(L1)과의 주파수 믹싱(Mixing)을 수행할 수가 있게 된다.

[0088] 포토트랜지스터(230)에서의 전류 이득(β)은 베이스(B)의 도핑 농도에 따라서 크게 달라질 수 있다. 포토트랜지스터(230)의 베이스(B)의 도핑 농도를 $4 \times 10^{18}/\text{cm}^3$ 으로 두면, 포토트랜지스터(230)의 광학적 특성이 우수하게 되며, 500 정도의 높은 전류 이득(β)을 얻을 수 있다. 한편 포토트랜지스터(230)의 베이스(B)의 도핑 농도를 $4 \times 10^{19}/\text{cm}^3$ 으로 높이면 전기적 특성은 양호하게 되나 광학적 특성을 나타내는 전류 이득(β)은 완만한 비선형 관계를 나타내며, 베이스 전류 I_B 의 변화에 따른 전류 이득(β)의 증가분이 감소된다.

[0089] 도 7에서 전류 이득(β)은 베이스 전류 I_B 가 $60 \mu\text{A}$ 이하인 영역에서 선형적으로 변화하나 그 이상인 영역에서는 급격히 감소하는 특성을 나타내고 있다. 이는 베이스 전류 I_B 가 일정한 값 이상으로 증가하게 된 경우에, 고레벨의 주입(high level injection) 영역으로 들어가게 되어, 베이스-에미터 접합 및 베이스-콜렉터 접합에서 소수 운반자(minority carrier)와 접합 전압의 관계가 더 이상 지수함수의 형태로 나타나지 않게 되어 전류 이득(β)이 급격히 감소하게 됨을 보여준다.

[0090] 상술한 베이스 전류 I_B 와 전류 이득(β)의 관계는 선형 구간에 대해서 하기의 수학식 5 및 6으로 표현할 수 있다.

수학식 5

$$[0091] \quad \beta = \beta_0 + \beta_1 \cdot I_B$$

수학식 6

$$[0092] \quad I_C = \beta \cdot I_B = (\beta_0 + \beta_1 \cdot I_B) I_B$$

[0093] 제1 트랜지스터(270)의 게이트 전압에 의해 포토트랜지스터(230)의 베이스(B)로 유입되는 바이어스 전류를 I_2 라고 하면, 포토트랜지스터(230)의 베이스(B)에 유입되는 전체 전류 I_B 는 다음의 합으로 주어진다.

수학식 7

$$[0094] \quad I_B = I_{ph} + I_2$$

[0095] 본 실시예에 있어서, 입력광(L1)에 의한 광전류(I_{ph})가 $10 \sim 100\text{nA}$ 수준일 수 있다. 이 경우, I_2 를 수십 μA 로 전류원을 설계하여, $I_{ph} \ll I_2$ 로 설정할 수 있다. 이와 같은 설정하에 수학식 7을 다시 정리하면

수학식 8

$$[0096] \quad I_C = \beta_0 (I_{ph} + I_2) + \beta_1 (I_{ph} + I_2)^2 \approx \beta_0 I_2 + 2\beta_1 I_{ph} I_2 + \beta_1 I_2^2$$

[0097] 여기서 $I_2 = I_{20} + A_i \sin w_2 t$, $I_{ph} = I_{ph0} + A_{ph} \sin(w_1 t + \Phi)$ 로 주어진다.

[0098] 수학식 7을 다시 정리하면,

수학식 9

- [0099]
$$I_c = I_{c02} + k_1 \cdot \cos((\omega_2 - \omega_1)t + \Phi) + f(\omega_1, \omega_2, \omega_1 + \omega_2)$$
- [0100] 수학식 9는 전술한 수학식 4와 유사한 형태를 가진다. 발광다이오드(250)를 구동하는 콜렉터 전류(I_c)는 DC 성분인 I_{c02} 와, 두 주파수 ω_1 , ω_2 의 믹싱으로 얻어진 주파수차의 성분과, 고주파수 성분 함수 f 으로 주어진다. 둘째 항에 나타나는 k_1 은 cosine함수에 대한 계수이다. 셋째 항의 고주파수 성분 함수 f 는 주파수 ω_1 , ω_2 , 및 두 변조 주파수의 합 $\omega_2 + \omega_1$ 의 함수로 주어진다. 이러한 고주파수 성분 함수 f 는 발광다이오드(250)와 병렬로 연결된 커패시터(260)에 의해 필터링된다.
- [0101] 도 8은 도 6에 도시된 본 실시예의 회로로 표현될 수 있는 광전자 셔터의 일 예를 보여주는 단면도이다.
- [0102] 본 실시예의 광전자 셔터(200)는 포토트랜지스터(230), 발광다이오드(250), 제1 트랜지스터(270) 및 제2 트랜지스터(281)를 포함한다. 나아가, 발광다이오드(250)의 RC 시정수를 조절하기 위한 커패시터(260)가 별도로 마련되어 발광다이오드(250)와 병렬로 연결된다.
- [0103] 기판(210)은 발광다이오드(230)에서 방출되는 출력광(L2)에 대해 투명한 재질로 형성될 수 있다. 예를 들어, 기판(210)은 200 내지 500 μm 의 두께로 유리, 사파이어로, 또는 GaAs로 형성될 수 있다.
- [0104] 본 실시예에서, 광전자 셔터(200)는 포토트랜지스터(230)를 상부로 발광다이오드(250)를 하부로 하여 기판(210)상에 수직으로 적층된 구조를 갖는다. 나아가, 발광다이오드(250)/포토트랜지스터(230), 제1 트랜지스터(270) 및 제2 트랜지스터(281)는 동일한 적층 구조로 동일 층에 형성될 수 있다. 도 8에서, 제2 트랜지스터(281)에서의 각 층들의 참조부호는 발광다이오드(250)/포토트랜지스터(230) 및 제1 트랜지스터(270)에서의 각 층들에 대해 동일하게 적용된다. 발광다이오드(250)/포토트랜지스터(230), 제1 트랜지스터(270) 및 제2 트랜지스터(281) 사이에는 트렌치(trench) 또는 메사 트렌치(mesa trench)가 형성되어 각 소자들은 전기적으로 분리되어 있다.
- [0105] 발광다이오드(250)는 N형 클래드층(255), 활성층(257) 및 P형 클래드층(259)을 포함하며 기판(210)위에 마련된다. N형 클래드층(255)의 하부에는 N형 도펀트가 광이 도핑된 N형 캐소드층(253)이 더 마련될 수 있다. 이러한 발광다이오드(250)는 GaP계 적색 발광다이오드일 수 있다. 기판(210)과 N형 캐소드층(253) 사이에는 하부 전극(220)이 마련되어 있다. 커패시터(260)는 발광다이오드(250)의 P형 클래드층(259)과 하부 전극(220)에 각각 연결된다.
- [0106] 포토트랜지스터(230)와 발광다이오드(250)는 PN접합되는바, 이러한 접합에서의 저항을 낮추기 위해 포토트랜지스터(230)와 발광다이오드(250) 사이에는 터널접합층(tunnel junction layer)(245)이 더 개재될 수 있다. 이러한 터널접합층(245)은 예를 들어, 높은 농도로 도핑된 P++형 GaAs층과 N++형 GaAs층이 PN접합된 이중층으로 수십 nm의 두께로 형성될 수 있다.
- [0107] 터널접합층(245)과 포토트랜지스터(230) 사이에는, 발광다이오드(250)에서 방출된 광을 하부의 기판(210)으로 반사시키는 반사층(240)이 더 마련될 수 있다. 반사층(240)은 활성층(255)에서 방출된 광 중 상방으로 향하는 광을 하부의 기판(210)쪽으로 반사시키는 반사층의 일례이다. 반사층(240)은 예를 들어, N+형 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 층 및 N+형 GaAs층이 교번 적층되어 형성된 DBR층일 수 있다.
- [0108] 포토트랜지스터(230)는 에미터층(232), 베이스층(234) 및 콜렉터층(236)을 포함하며, 발광다이오드(250)의 상부에 마련된다. 콜렉터층(236)이 상부에 배치되며, 콜렉터층(236)을 통해 입력광(L1)이 입사된다. 포토트랜지스터(230)의 콜렉터층(236) 상부에는 콜렉터 전극(238)이 마련되며, 베이스층(234)의 일부가 노출되어 베이스 전극(235)이 마련된다. 에미터층(232)과 반사층(240) 사이에는 고농도로 도핑된 서브-에미터층(231)이 더 마련될 수 있으며, 콜렉터층(236)과 콜렉터 전극(238) 사이에는 고농도로 도핑된 서브-콜렉터층(237)이 더 마련될 수 있다. 예를 들어, 서브 에미터층(231)은 N+형의 GaAs로 형성될 수 있으며, 에미터층(232)은 N형의 InGaP로 형성될 수 있다. 베이스층(234)은 P형 GaAs로 형성될 수 있다. 또한 콜렉터층(236)은 N-형의 GaAs나 InGaAs로 형성될 수 있으며, 서브 콜렉터층(237)은 N+형의 GaAs, InGaP 또는 AlGaAs로 형성될 수 있다. 콜렉터 전극(238) 및 베이스 전극(235)은 하부 전극(220)과 함께, ITO, ZnO, AZO와 같은 투명한 도체 물질로 형성될 수 있다.
- [0109] 제1 트랜지스터(270) 및 제2 트랜지스터(281)는 포토트랜지스터(230)와 동일하게 적층된다. 다만, 후술하는 전기적 배선을 위해, 제1 트랜지스터(270) 및 제2 트랜지스터(281)는 각각 베이스 전극(275, 285)와 콜렉터 전극(278, 288)를 구비하며, 나아가 에미터층(232)의 일부가 노출되어 에미터 전극(273, 283)이 더 마련된다.

- [0110] 제1 트랜지스터(270)는 전류 변조를 위한 것이고, 제2 트랜지스터(281)는 전류원 발생을 위한 것이다. 포토트랜지스터(230), 제1 트랜지스터(270) 및 제2 트랜지스터(281) 사이에는 전기적 절연을 위해 메사 트랜치(Mesa trench)가 형성될 수 있다. 도 8에 도시된 포토트랜지스터(230), 제1 트랜지스터(270) 및 제2 트랜지스터(281)의 크기는 실제 크기를 반영한 것이 아니다. 예를 들어 포토트랜지스터(230)는 화소 면적의 90% 이상으로, 제1 트랜지스터(270) 및 제2 트랜지스터(281)는 화소 면적의 10% 이하로 형성될 수 있다.
- [0111] 각 소자들 간의 전기적 연결은 다음과 같다.
- [0112] 포토트랜지스터(230)의 콜렉터 전극(238)과 제1 트랜지스터(270)의 콜렉터 전극(278)은 + 전압을 인가하는 전원(V+)에 연결된다. 제1 트랜지스터(270)의 베이스 전극(275)은 제1 트랜지스터(270)의 게이트 제어를 위한 교류 전원(V_{in})에 연결되며, 제1 트랜지스터(270)의 에미터 전극(273)은 포토트랜지스터(230)의 베이스 전극(235)과 연결된다. 또한, 제1 트랜지스터(270)의 에미터 전극(273)은 전류원인 제2 트랜지스터(281)를 통해 - 전압이 인가되는 전원(V-)와 연결된다.
- [0113] 제2 트랜지스터(281)의 베이스 전극(285)과 콜렉터 전극(288)은, 서로 연결되며, 또한 제1 트랜지스터(270)의 에미터 전극(273)에 연결된다. 제2 트랜지스터(281)의 에미터 전극(283)은 전원(V-)에 연결된다. 이와 같은 배선 구조를 갖는 제2 트랜지스터(281)는 제1 트랜지스터(270)에서 생성되는 전류 신호에서 바이어스 전류를 발생시키는 전류원의 기능을 수행한다. 제2 트랜지스터(281)는 전류원의 일례로서, 본 실시예를 제한하지 않는다. 당해 분야에 알려진 다양한 전류원이 본 실시예에 채용될 수 있을 것이다.
- [0114] 발광다이오드(250)의 N형 캐소드층(253)과 제2 트랜지스터(281)의 에미터 전극(283)은 하부 전극(220)에 연결되며, 하부 전극(220)은 - 전압이 인가되는 전원(V-)과 연결된다. 하부 전극(220)에는 전원(V-) 대신에 그라운드 가 접지될 수도 있다.
- [0115] 커패시터(260)는 발광다이오드(250)와 병렬로 연결된다. 즉, 커패시터(260)의 양단은 발광다이오드(250)의 P형 클래드층(259)과 하부 전극(220)에 연결된다.
- [0116] 도 9는 도 6에 도시된 본 실시예의 회로로 표현될 수 있는 광전자 셔터의 2차원 배열 구조의 일 예를 보여주는 단면도이며, 도 10은 도 9의 광전자 셔터의 전기 배선도로서 4×4로 단위화소들이 배열된 경우를 예로 들고 있다.
- [0117] 도 9 및 도 10을 참조하면, 본 예의 2차원 배열된 광전자 셔터는 공통의 기관(210) 위에 마련된 포토트랜지스터(130)와 발광다이오드(150), 제1 트랜지스터(270) 및 전류원(280)이 트랜치(290)에 의해 단위 화소(P)별로 나뉘어져 2차원 배열된 구조를 가진다. 나아가, 포토트랜지스터(230), 제1 트랜지스터(270) 및 전류원(280)은 메사 구조를 갖도록 메사 에칭될 수 있다. 도 6 내지 도 8을 참조하여 전술한 실시예에서와 같이 각 화소(P)의 포토트랜지스터(230)의 콜렉터 전극(238)과 제1 트랜지스터(270)의 콜렉터 전극(278)은 + 전압을 인가하는 전원(V+)에 연결된다. 각 화소(P)의 제1 트랜지스터(270)의 베이스 전극(275)은 교류 전원(V_{in})에 연결되며, 교류원(280) 및 하부 전극(220)은 그라운드 내지 - 전압을 인가하는 전원(V-)에 연결된다. 하부 전극(220)은 모든 화소(P)에 대해 공통되게 마련될 수 있으며, 이 경우 각 단위 화소(P)들은 그라운드 내지 - 전압을 인가하는 전원(V-)을 공통으로 사용한다. 또한, 모든 화소(P)들은 + 전압을 인가하는 전원(V+)과 교류 전원(V_{in})을 공유할 수 있다.
- [0118] 본 예는, 광전자 셔터의 2차원 배열된 화소(P)들 전체가 일괄적으로 전류 변조되는 배선 구조를 가지는 경우를 예로 들어 설명하고 있으나, 이에 한정되는 것은 아니다. 각 개별 화소(P)별로 독립된 전원이 마련될 수도 있다.
- [0119] 도 11은 본 발명의 일 실시예에 따른 광학 장치의 개략적인 구조를 보여주는 구성도이다.
- [0120] 도 11을 참조하면, 본 실시예의 광학 장치(300)는 3D 카메라로서, 조사광(Li)을 조명하는 광원(310), 광원 드라이버(320), 카메라 제어부(330), 광전자 셔터(360) 및 광 이미지 센서(370)를 포함한다. 나아가, 광학 장치(300)는 피사체(0)에서 반사된 반사광(Lr)을 집속하는 렌즈(340)과, 집속된 조사광(Lr)을 필터링하는 필터(350)를 더 포함할 수 있다. 렌즈(340), 필터(350), 광전자 셔터(360) 및 광 이미지 센서(370)는 동일 광축 상에 일렬로 배열될 수 있다. 참조번호 380은 광 이미지 센서(370)에서 출력되는 거리 정보를 포함한 3D 영상이 입력되는 컴퓨터를 나타낸다.
- [0121] 광원(310)에서 방출되는 조사광(Li)은 적외선으로 사인파나 펄스파의 광일 수 있다.

- [0122] 광원 드라이버(320)는 주파수 ω_1 로 광원(310)을 구동 제어한다. 카메라 제어부(330)는 광원 드라이버(320), 광전자 셔터(360) 및 광 이미지 센서(370)의 동작을 제어한다.
- [0123] 광 이미지 센서(370)은, 예를 들면 CCD(Charge Coupled Device) 카메라이거나 CMOS 카메라일 수 있다. 렌즈(340)는 피사체(O)로부터 반사되어 오는 반사광(Lr)을 필터(350)에 입사되기에 적합하게 모아준다. 필터(350)는 반사광(Lr) 중에서 조사광(Li)을 제외한 잡광을 제거하기 위한 대역필터로써, 예를 들면 IR 대역 필터일 수 있다.
- [0124] 광전자 셔터(350)는 전술한 실시예들의 광전자 셔터 중 어느 하나일 수 있다. 광전자 셔터(350)는 입력광(L1)의 신호를 주파수 ω_2 로 전류 이득을 변조함으로써, 저주파수로 변환된 출력광(L2)을 발생시킨다.
- [0125] 광전자 셔터(350)에서 발생된 출력광(L2)은 광 이미지 센서(370)에 의해 샘플링되어 조사광(Li)과 반사광(Lr) 사이의 위상지연을 구할 수 있게 된다. 이와 같이 위상지연은 거리의 함수로 주어지므로, 광 이미지 센서(370)는 각 화소별로 거리 정보를 얻어, 3차원 카메라를 구현할 수 있다. 본 실시예의 광 이미지 센서(370)는 광전자 셔터(350)에 의해 저주파수로 변환된 출력광(L2)을 샘플링하므로, 고속 스위칭하는 별도의 소자 및 회로가 불필요하며, 기존의 2차원 이미지 센서인 CCD 이미지 센서나 CMOS 이미지 센서를 활용할 수 있기 때문에, 고해상도의 거리 영상을 획득하는데 유리할 수 있다.
- [0126] 종래의 3D 카메라는 대부분 CCD 이미지 센서의 내부에서 변복조하는 방식을 취하므로, 단위 소자 내에서 신호처리 회로를 화소 주위에 배치해야 하기 때문에 단위 화소의 크기가 증가하여 고해상도로 제작하기가 어려움이 있다. 반면에 본 실시예의 광전자 셔터를 이용한 3D 카메라는 기존의 CCD 이미지 센서나 CMOS 이미지 센서를 그대로 사용할 수 있기 때문에 고해상도 구현이 용이하다.
- [0127] 본 실시예의 3D 카메라는 실생활에서의 3차원 영상 획득, 로봇의 3차원 환경 인식, 군사용 레이저 레이다, 3차원 디스플레이를 위한 입력 장치, 위상천이(phase shifting)를 이용한 3차원 형상 측정 분야에 활용될 수 있다.
- [0128] 또한, 본 실시예는, 광전자 셔터를 채용한 광학 장치로서, 3D 카메라를 예로 들어 설명하고 있으나, 이에 한정되는 것은 아니다. 가령, 광전자 셔터는 광통신 분야에서 어레이 입력광을 믹싱하여 다시 여러 개의 송신광으로 보내는 등, 다양한 광통신 분야에 이용될 수 있다.
- [0129] 다음으로, 도 12a, 도 12b 및 도 13을 참조하여 본 실시예의 광전자 셔터를 통한 출력광에 대해서 위상지연을 검출하는 방법의 일 예를 설명한다. 본 예는 조사광(도 11의 Li)이 사인파형을 지닌 경우이다.
- [0130] 도 12a 및 도 12b는 사인파형의 조사광에 대해, 위상지연을 지닌 반사광과 광전자 셔터에서 변조된 신호와의 믹싱을 도시한다.
- [0131] 광전자 셔터에 입력되는 입력광(도 11의 L1), 즉 피사체에서 반사된 반사광(도 11의 Lr)은, 조사광(Li)에 대해 위상지연(ϕ)을 지닌다. 도 12a는 입력광(L1)에 의한 광전류(I_{ph})를 시간축에 대해 도시하며, ϕ 만큼 위상 지연됨을 보여준다.
- [0132] 한편, 도 12b는 인가된 바이어스 전압이 직류 바이어스인 V_{DC} 와 국소적 진동성분인 $V_A \sin \omega_2 t$ 의 합으로 주어짐을 도시한다. 국소적 진동성분인 $V_A \sin \omega_2 t$ 는 베이스-에미터 전압을 변조하거나 베이스 전류를 변조할 수 있다.
- [0133] 도 13은 입력광(L1)에 의한 광전류(I_{ph})가 국소적 진동 성분을 갖는 바이어스 전압과 믹싱되어 출력되는 출력광(도 11의 L2)의 진폭을 위상지연(ϕ)에 따라 도시한다. 도 13에서 세로축의 진폭은 광전자 셔터의 발광다이오드에 의해 출력되는 출력광(L2)의 진폭을 나타낸다. 전술한 수학식 4 또는 9에서 볼 수 있듯이, 광전자 셔터의 출력 신호는 베이스-에미터 전압 변조 방식이나 베이스 전류 변조 방식으로 이득변조될 수 있다. 이때 이득 변조된 출력 신호는 맥놀이 주파수($\omega_2 - \omega_1$)의 저주파 코사인 함수로 주어지며, 위상 지연(ϕ)을 가진다.
- [0134] 위상 지연(ϕ)를 구하기 위해선 한 주기의 신호에서 서로 다른 위상에 대한 진폭의 값을 예를 들어 3회 이상 샘플링(Sampling)함으로써 구할 수 있다. 예를 들어, 4회의 샘플링을 하는 4 위상 이동 (4 phase shift) 방식이나 4회의 샘플링을 하는 5 위상 이동 방식을 이용할 수 있다.
- [0135] 도 13은 4 위상 이동 방식의 예를 보여준다. 광 이미지 센서의 트리거 제어에 의한 노출 시간을 제어하여 얻어진 영상의 밝기를 A_i 라 하면 4 위상 이동 방법에서는 한 주기의 출력 신호에 있어 $\phi+0$, $\phi+\pi/2$, $\phi+\pi$, 및

$\phi + 3\pi/2$ 위상의 위치에 해당되는 영상의 밝기(A_0, A_1, A_2, A_3)를 4개를 얻는다. 만약 A_i 의 값이 작으면 누적하여 ΣA_i 를 구하고, 다음과 같이 위상지연을 계산한다.

수학식 10

$$\phi = \tan^{-1} \left(\frac{A_0 - A_2}{A_1 - A_3} \right)$$

- [0136] $\phi = \tan^{-1} \left(\frac{A_0 - A_2}{A_1 - A_3} \right)$
- [0137] 본 실시예의 광전자 셔터는 발광다이오드를 구동하는 출력 신호에 있어서 직류 바이어스 성분이 있는데, 상기의 4 위상 이동 방법은 위상지연을 구함에 있어 차분의 비를 취하기 때문에 직류 성분의 영향은 상쇄된다. 또한, 4 위상 이동 방법은 진폭 A_i 에 2차 비선형 성분이 있어도 서로 상쇄되어, 동일한 위상지연의 값을 얻을 수 있는 장점이 있다.
- [0138] 4 위상 이동 방식에서 카메라는 광전자 셔터의 출력 신호의 주파수의 4배의 프레임 속도를 지녀야 한다. 가령, 출력 신호의 주파수가 30 sec^{-1} 인 경우, 카메라가 초당 120 프레임의 영상을 출력할 필요가 있다. 통상적인 CCD 카메라는 노출 시간을 $1/10,000 \sim 1/1,000$ 초 단위로 제어할 수 있으므로, 이와 같이 영상 출력은 상용화된 카메라에서 가능하다.
- [0139] 위상 지연(ϕ)이 구해지면 거리 R 는 $c/4\pi f * \phi$ 로 계산될 수 있다. 여기서 c 는 광속으로 $3 \times 10^5 \text{ km/sec}$ 이고, f 는 조사광의 변조 주파수, 즉 $2\pi \omega_1$ 이다.
- [0140] 도 14a, 도 14b 및 도 15는 본 실시예의 광전자 셔터를 통한 출력광에 대해서 위상지연을 검출하는 방법의 다른 예를 도시한다. 본 예는 조사광(도 11의 Li)이 사각파형을 지닌 경우, 즉 펄스파인 경우이다.
- [0141] 도 14a 및 도 14b는 사각파형의 조사광에 대해, 위상지연을 지닌 반사광과 광전자 셔터에서 변조된 신호와의 믹싱을 도시한다.
- [0142] 광전자 셔터에 입력되는 입력광(도 11의 L1)은 조사광(Li)에 대해 위상지연(ϕ)을 지닌다. 도 14a는 입력광(L1)에 의한 광전류(I_{ph})를 시간축에 대해 도시하며, ϕ 만큼 위상 지연됨을 보여준다.
- [0143] 한편, 도 14b는 인가되는 바이어스 전압이 주파수 ω_2 를 갖는 사각파형으로 주어짐을 도시한다. 이와 같이 사각파형으로 주어지는 바이어스 전압의 국소적 진동성분은 전술한 실시예에서처럼 베이스-에미터 전압을 변조하거나 베이스 전류를 변조할 수 있다.
- [0144] 도 15는 입력광(L1)에 의한 광전류(I_{ph})가 국소적 진동 성분을 갖는 바이어스 전압과 믹싱되어 출력되는 출력광(L2)의 신호를 위상지연(ϕ)에 따라 도시한다. 광전자 셔터의 이득변조되어 출력되는 출력광(L2)은 입력광(L1)의 위상지연(ϕ)에 의해 삼각파형의 진폭을 갖는다. 또한, 출력광(L2)은 맥놀이 주파수($\omega_2 - \omega_1$)에 해당하는 주파수 및 위상 지연(ϕ)을 가진다.
- [0145] 샘플링에 의한 위상지연 계산에는 샘플링으로 인한 고차 주파수로 인해서 오차가 발생할 수 있으며, 샘플링이 이상적인 펄스가 아니고 일정한 폭을 지니기 때문에 변조 효율이 떨어질 수 있으므로, 샘플링의 수를 늘려 오차를 줄일 수 있다. 가령, 위상 지연(ϕ)은 도 15에 도시되듯이 5 위상 이동 방법으로 구할 수 있다. 이 경우, 한 주기의 출력 신호에 있어 $\phi - \pi$, $\phi - \pi/2$, $\phi + 0$, $\phi + \pi/2$, 및 $\phi + \pi$ 위상의 위치에 해당되는 영상의 밝기로부터 위상지연을 계산할 수 있다.
- [0146] 상술하는 바와 같이, 본 실시예의 광전자 셔터는, 저전압, 저전류에서 전류 이득(β)을 변조하여 고주파 입력 신호를 저주파의 영상 출력으로 변환하여 CCD 카메라나 CMOS 카메라를 이용하여 위상지연 측정을 가능하게 한다. 이로서 3D 카메라에서 시간비행법에 기반한 거리 측정을 가능하게 한다.
- [0147] 다음으로, 본 실시예에 따른 광전자 셔터의 제조 공정을 설명한다.
- [0148] 도 16a 내지 도 16g는 일 실시예에 따른 광전자 셔터의 제조 방법을 단계별로 나타낸 단면도들이다.
- [0149] 먼저, 도 16a에 도시되듯이, 기판(510) 상에 희생층(515), 트랜지스터층(520), 반사층(530), 터널접합층(540) 및 발광다이오드층(550)을 순차적으로 적층한다. 기판(510)은 예를 들어 GaAs기판일 수 있다. 희생층(sacrificial layer)(515)은 예를 들어, AsGaAs, AlAs 또는 InGaP로 형성할 수 있으며, 10nm 정도의 두께로 형성할 수 있다. 희생층(515)은 후술할 리프트-오프(Lift-off) 공정을 위해 마련된 층이다.

[0150] 다음으로, 서브 콜렉터층(521), 콜렉터층(523), 베이스층(525), 에미터층(527), 서브 에미터층(529)이 순차적으로 적층된 NPN 트랜지스터층(520)을 형성한다. 여기서 베이스층(525)의 도핑 농도는 포토트랜지스터(도 8의 230)의 광이득과 제1 및 제2 트랜지스터(도 8의 270, 281)의 전기적 특성과 관련이 되기 때문에 동일한 도핑 농도로 최적화한다. 예를 들어, 베이스층(525)은 $4 \times 10^{18} / \text{cm}^3$ 의 도핑농도를 갖도록 P형 GaAs로 형성한다. 다음으로, 반사층(530) 및 터널접합층(550)을 형성하고, 이어서 발광다이오드층(550)을 형성한다. 트랜지스터층(520) 및 발광다이오드층(550)을 포함하는 에피층(epitaxial layer)의 일례가 표 1에 도시된다.

표 1

층	물 질	두께 (nm)	도핑농도(cm^{-3})
발광다이오드층	Cathode	N+ GaP	2,000
	Cladding	N, GaP	500
	Visible LED (MQW)	InGaP/AlGaInP	700
	Cladding	P+ GaP	500
터널접합층	Tunnel junction	P++ GaAs	20
		N++ GaAs	20
반사층	DBR	N+ Al _{0.3} Ga _{0.7} As	200
		N+ GaAs	200
트랜지스터층	Sub-emitter	N+ GaAs	50
	Emitter	N, InGaP	100
	Base	P, GaAs	80
	Collector	N-, GaAs or InGaAs	800
	Sub-collector	N+, GaAs, or InGaP, or AlGaAs	600
	Sacrificial layer	AlGaAs, AlAs or InGaP	10
기판	Substrate	GaAs	350000
			S.I.

[0152] 표 1에서는 트랜지스터층(520), 반사층(530), 터널접합층(550) 및 발광다이오드층(550)을 포함하는 에피층에서 각층의 두께와 도핑 농도를 표시하였다. 이러한 에피층은 MOCVD(Metal Organic Chemical Vapor Deposition) 또는 MBE(Molecular Beam Epitaxy) 공정을 이용한 에피택셜 성장법으로 형성할 수 있다.

[0153] 다음으로, 도 16b에 도시되듯이, 하부 전극층(560)을 발광다이오드층(550)의 상부에 형성하고, 투명 기판(570)을 하부 전극층(560)이 마련된 면에 접합한다. 투명 기판(570)은 예를 들어 유리 기판이나 사파이어 기판일 수 있다. 다음으로, 도 16c에 도시되듯이, 기판(510)을 리프트-오프 공정을 통해 제거한다. 이때, 희생층(도 14b의 515)를 제거함으로써, 기판(510)을 나머지 적층구조로부터 제거할 수 있다.

[0154] 다음으로, 도 16d에 도시되듯이, 트랜지스터층(520)의 콜렉터 전극층(580)을 형성한다. 다음으로, 도 16e에 도시되듯이, 에칭 공정을 통해 포토트랜지스터영역(520-1), 제1 및 제2 트랜지스터영역(520-2, 520-3)을 분리한다. 이때, 트랜지스터층(520)의 베이스층(525)이 노출되도록 식각하고, 포토트랜지스터영역(520-1), 제1 및 제2 트랜지스터영역(520-2, 520-3) 각각에 대응되는 베이스 전극(585)을 형성한다. 포토트랜지스터영역(520-1), 제1 및 제2 트랜지스터영역(520-2, 520-3)는 mesa 에칭을 통해 mesa 구조로 형성될 수도 있다.

[0155] 다음으로, 도 16f에 도시되듯이, 트랜지스터층(520)의 에미터층(530)의 일부가 노출되도록 식각하고, 제1 및 제2 트랜지스터영역(520-2, 520-3) 각각에 대응되는 에미터 전극(584)을 노출된 에미터층(530)에 마련한다.

[0156] 다음으로, 도 16g에 도시되듯이, 포토트랜지스터영역(520-1), 제1 및 제2 트랜지스터영역(520-2, 520-3) 사이에 트렌치를 형성한다. 이때, 도 4나 도 9에 도시되듯이, 복수의 화소별로 분리되도록 식각 공정을 수행할 수 있다. 다음으로, 포토트랜지스터영역(520-1)에 인접하여 밌 타입의 커패시터(590)를 부착하고, 배선 공정을 수

행한다. 다음으로, 포토트랜지스터영역(520-1), 제1 및 제2 트랜지스터영역(520-2, 520-3) 및 커패시터(590)를 덮는 절연층(미도시)을 덮고, 절연층 상부면에 대해 평탄화 공정을 수행하고, 반사방지층 코팅을 할 수 있다. 다음으로, 절연층에 비아홀(Via hole)을 뚫고 배선 공정을 수행하여, 도 8에 도시되는 것과 같은 광전자 서터를 완성할 수 있다.

- [0157] 상술하는 바와 같이, 본 실시예의 광전자 서터는 소형이면서 반도체 기판에 상이 직접 집적되어 형성될 수 있으므로, 저가격화를 달성할 수 있다.
- [0158] 본 실시예는, 리프트-오프 공정을 이용하고 있으나, 이에 한정되는 것은 아니다. 전술하는 제조 공정중 기판(도 16c의 510)을 제거하는 과정이 없이 상부 전극을 형성하는 공정을 수행하는 공정도 가능할 것이다.
- [0159] 본 실시예의 제조공정은, 도 8을 참조하여 설명한 광전자 서터의 구조를 기준으로 설명하였다. 도 3을 참조하여 설명한 광전자 서터의 구조는 도 8을 참조하여 설명한 광전자 서터의 구조를 단순화한 경우로 해석될 수 있을 것이므로, 도 3을 참조하여 설명한 광전자 서터의 구조를 기준으로 한 제조공정에 대한 설명은 생략한다.
- [0160] 전술한 실시예에서, 입력광(L1)은 800nm대의 적외선광이고, 출력광(L2)은 600~700nm대의 적색광인 경우를 예로 들어 설명하였으나, 광전자 서터가 응용되는 광학 장치에 따라 입력광(L1)의 파장과 출력광(L2)의 파장은 적절하게 선택될 수 있을 것이다.
- [0161] 이러한 본 발명인 광전자 서터, 이의 동작 방법 및 광전자 서터를 채용한 광학 장치는 이해를 돕기 위하여 도면에 도시된 실시예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위에 의해 정해져야 할 것이다.

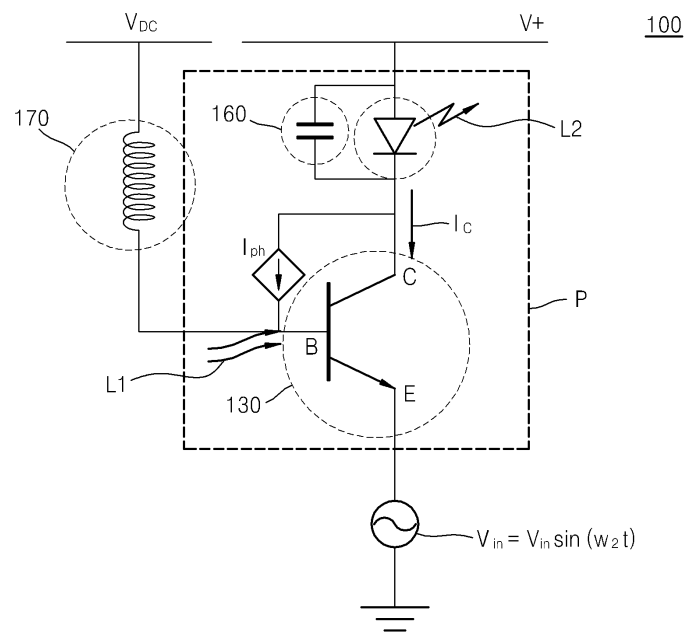
도면의 간단한 설명

- [0162] 도 1은 본 발명의 일 실시예에 따른 광전자 서터의 일 화소 단위의 개략적인 회로를 보여준다.
- [0163] 도 2는 도 1에 도시된 광전자 서터에서 베이스-에미터 전압에 따른 콜렉터 전류 및 전류 이득의 관계를 도시한다.
- [0164] 도 3은 도 1의 회로로 표현될 수 있는 광전자 서터의 일 예를 보여주는 단면도이다.
- [0165] 도 4는 도 1의 회로로 표현될 수 있는 광전자 서터의 2차원 배열 구조의 일 예를 보여주는 단면도이다.
- [0166] 도 5는 도 4에 도시된 광전자 서터의 전기 배선도이다.
- [0167] 도 6은 본 발명의 다른 실시예에 따른 광전자 서터의 일 화소 단위의 개략적인 회로를 보여준다.
- [0168] 도 7은 도 6에 도시된 광전자 서터에서 베이스 전류에 따른 콜렉터 전류 및 전류 이득의 관계를 도시한다.
- [0169] 도 8은 도 6의 회로로 표현될 수 있는 광전자 서터의 일 예를 보여주는 단면도이다.
- [0170] 도 9는 도 6의 회로로 표현될 수 있는 광전자 서터의 2차원 배열 구조의 일 예를 보여주는 단면도이다.
- [0171] 도 10은 도 9에 도시된 광전자 서터의 전기 배선도이다.
- [0172] 도 11은 본 발명의 일 실시예에 따른 광학 장치를 개략적으로 보여주는 구성도이다.
- [0173] 도 12a 및 도 12b는 사인파형의 조사광에 대해, 위상지연을 지닌 반사광과 광전자 서터에서 변조된 신호와의 믹싱을 도시한다.
- [0174] 도 13은 사인파형의 조사광에 대해, 광전자 서터에서 변조되어 출력된 출력광의 진폭을 위상지연에 따라 도시한다.
- [0175] 도 14a 및 도 14b는 사각파형의 조사광에 대해, 위상지연을 지닌 반사광과 광전자 서터에서 변조된 신호와의 믹싱을 도시한다.
- [0176] 도 15는 사각파형의 조사광에 대해, 광전자 서터에서 변조되어 출력된 출력광의 진폭을 위상지연에 따라 도시한다.
- [0177] 도 16a 내지 도 16g은 본 발명의 일 실시예에 따른 광전자 서터의 제조 방법을 단계별로 나타낸 단면도들이다.

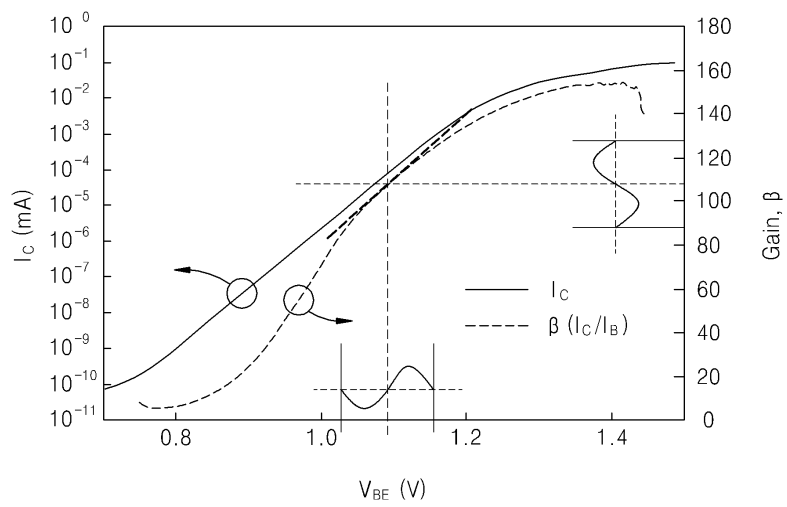
[0178]	<도면의 주요부분에 대한 부호의 설명>	
[0179]	100, 200, 360...광전자 셔터	120...하부 전극
[0180]	130, 230...포토틀랜지스터	150, 250...발광다이오드
[0181]	160, 260...커패시터	270, 281...트랜지스터
[0182]	300...광학 장치	310...광원
[0183]	370...광 이미지 센서	L1...입력광
[0184]	L2...출력광	P...화소

도면

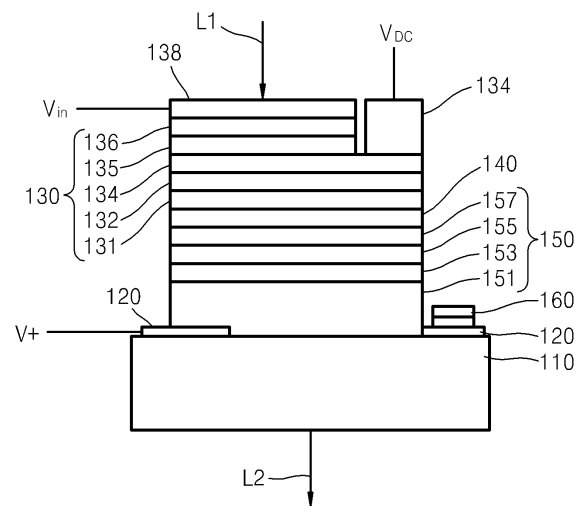
도면1



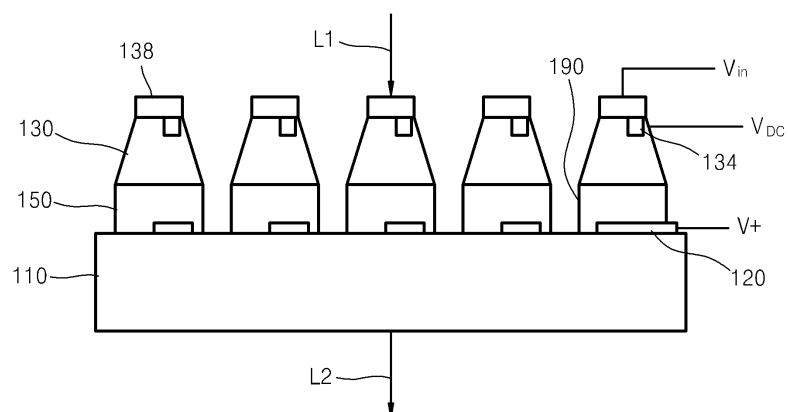
도면2



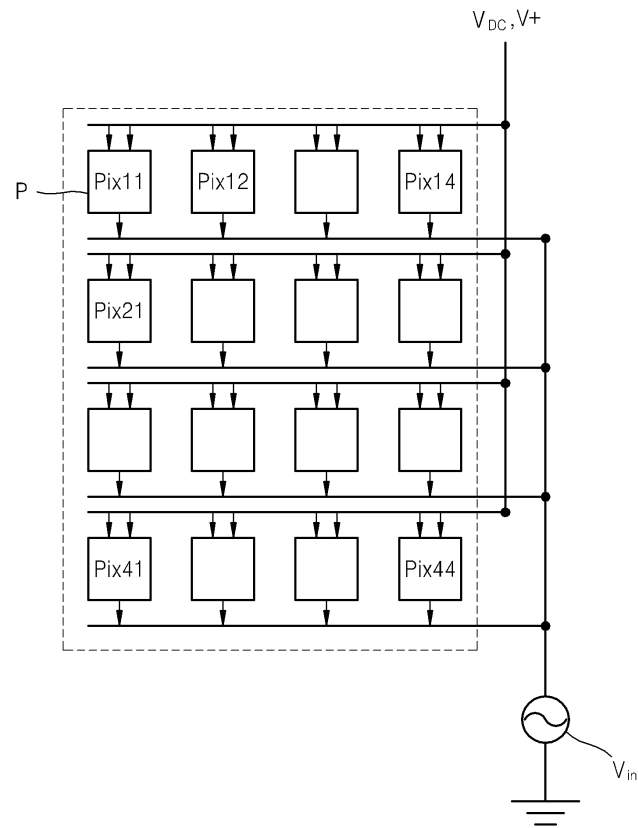
도면3



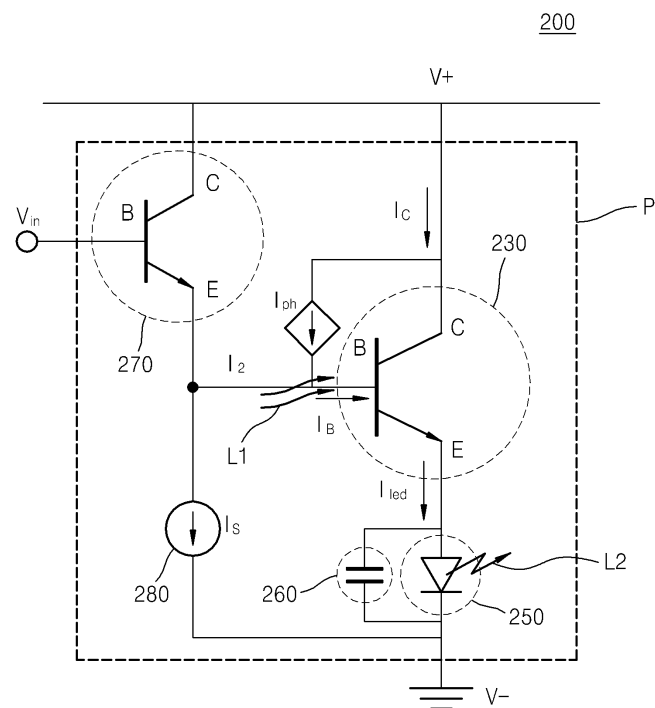
도면4



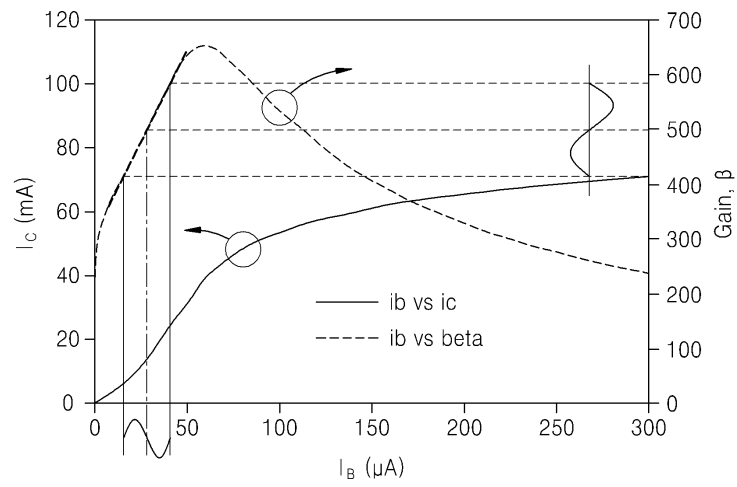
도면5



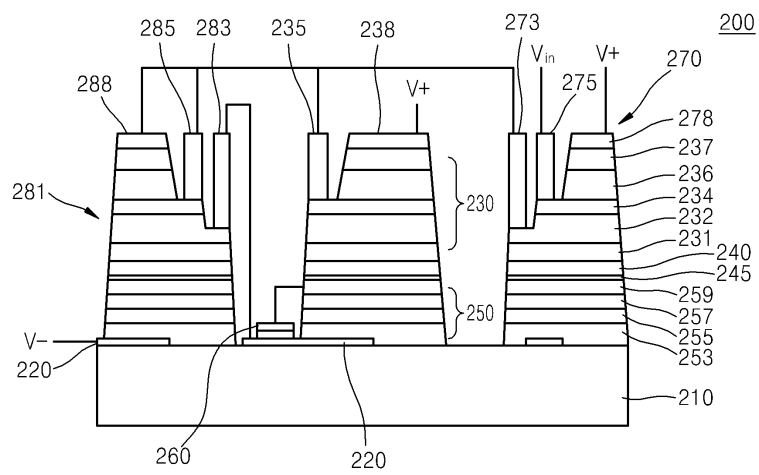
도면6



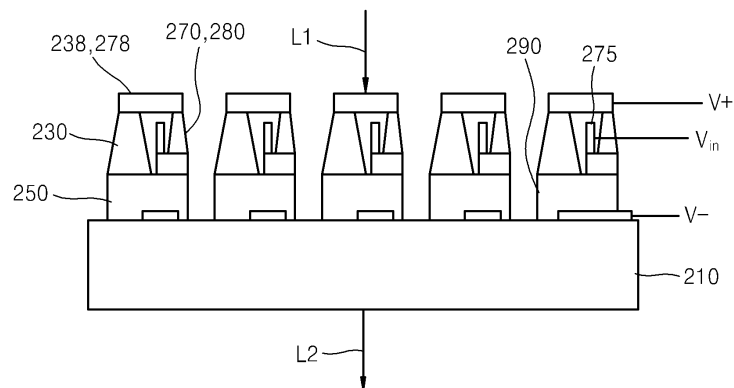
도면7



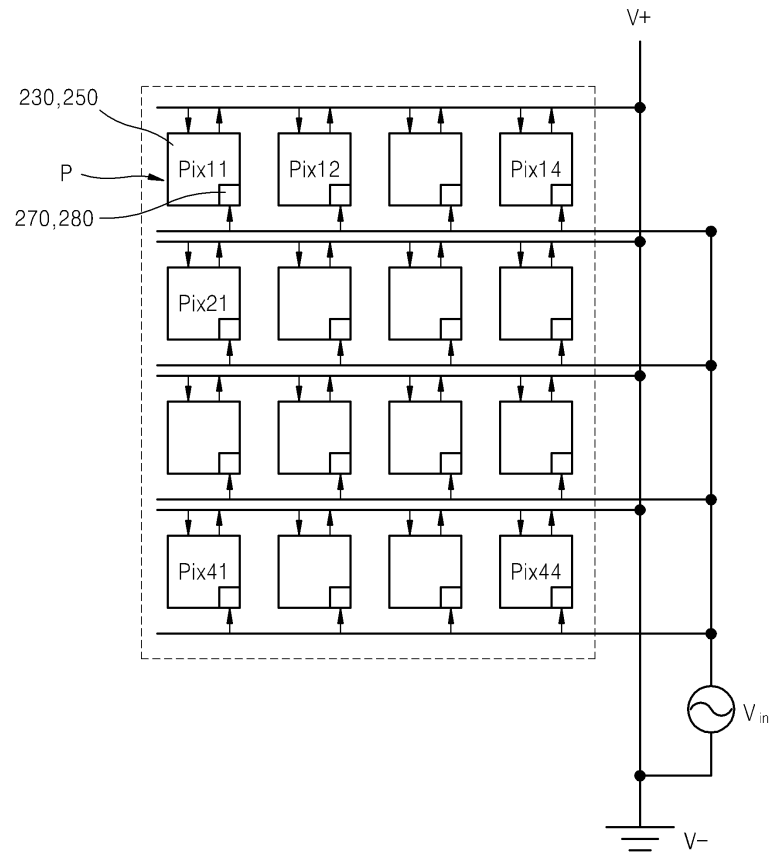
도면8



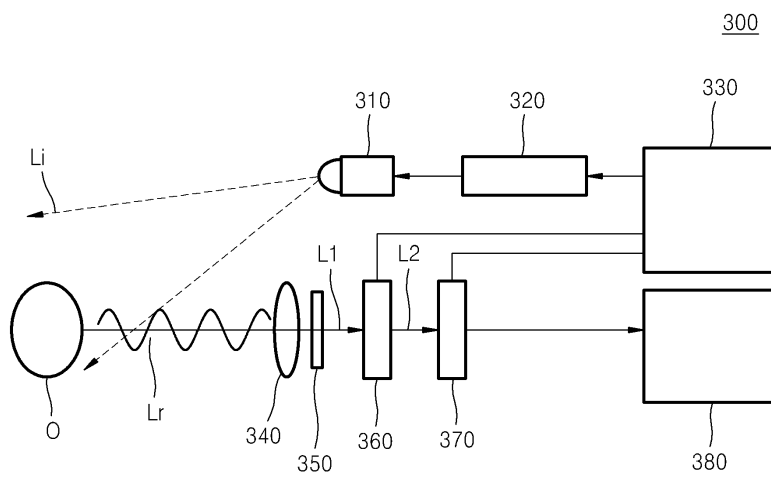
도면9



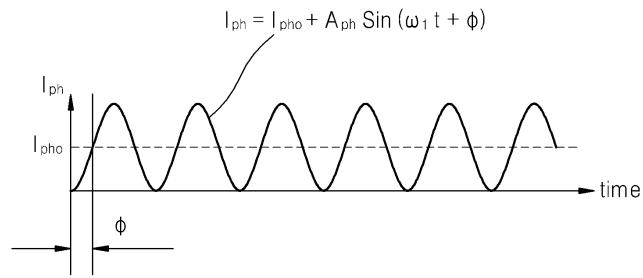
도면10



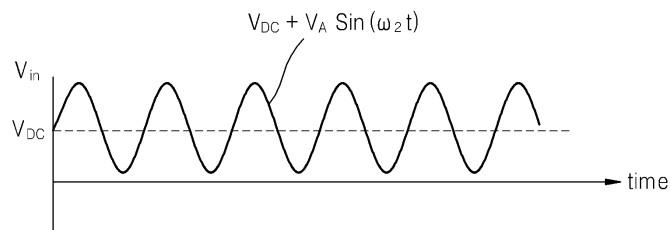
도면11



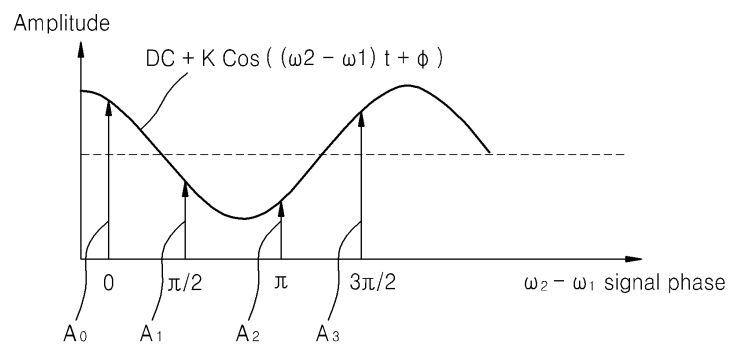
도면12a



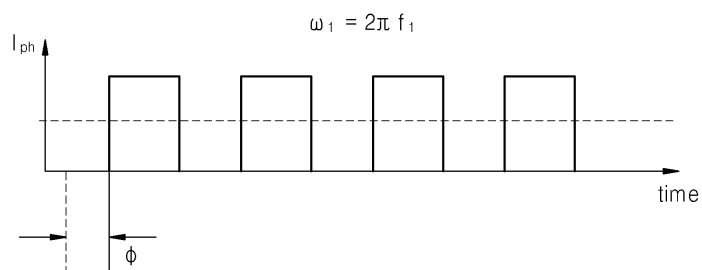
도면12b



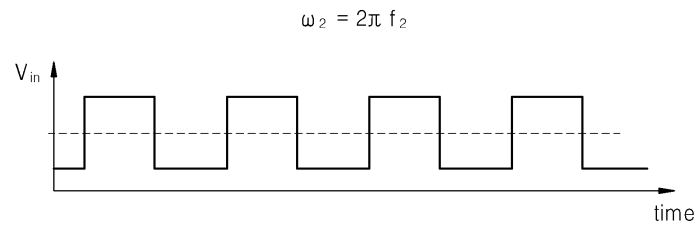
도면13



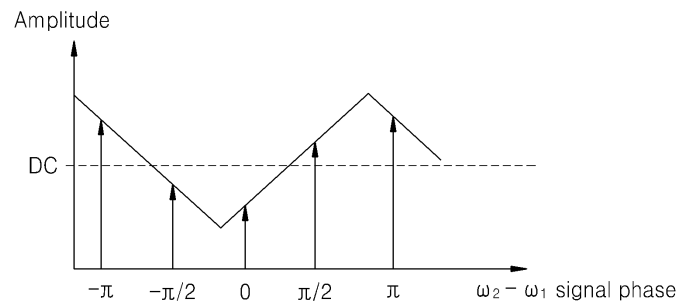
도면14a



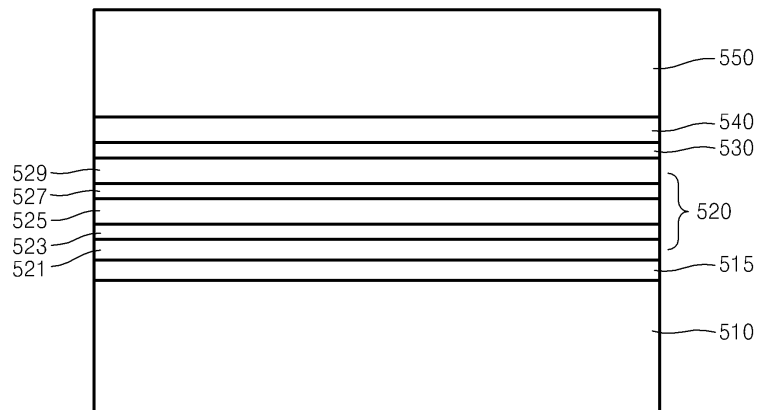
도면14b



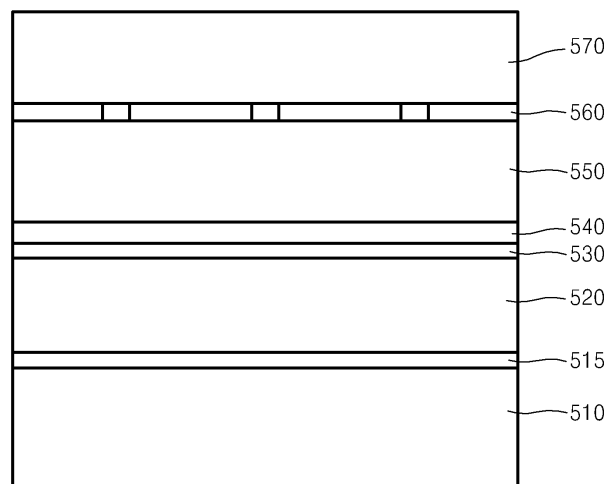
도면15



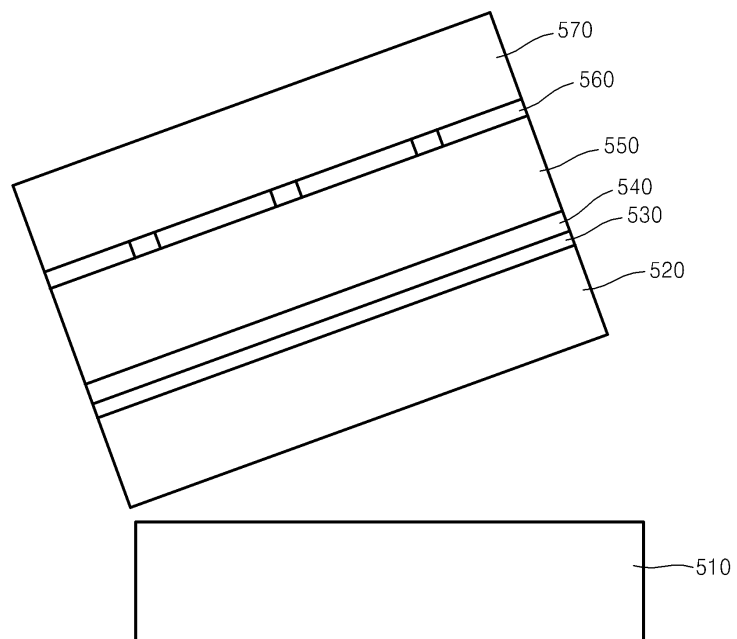
도면16a



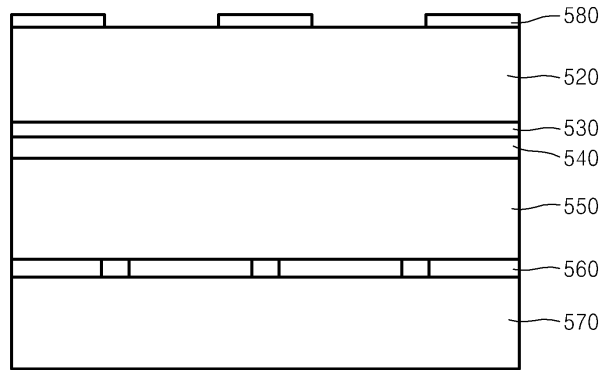
도면16b



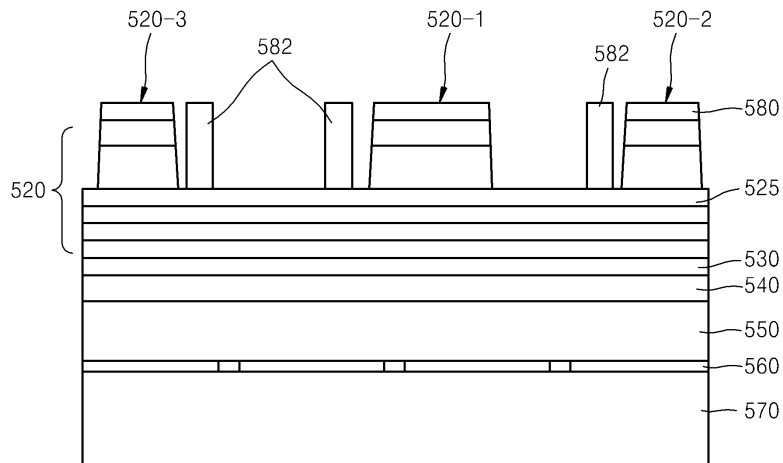
도면16c



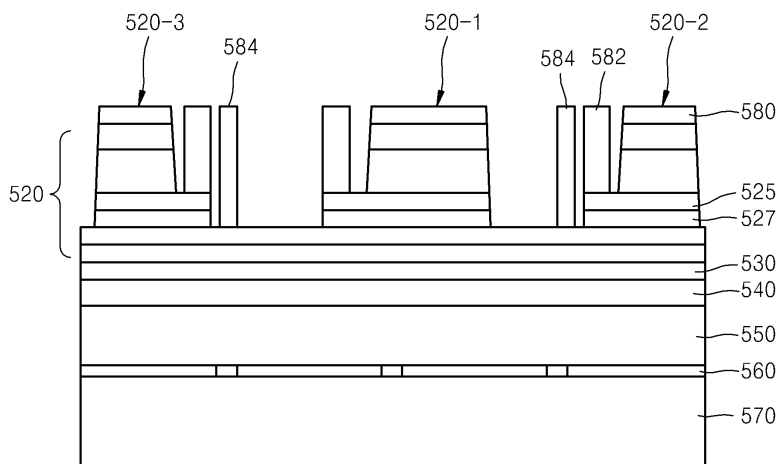
도면16d



도면16e



도면16f



도면16g

